

C 言語ベースのシステムレベル設計ツールの試作

-宇宙用デジタル電子機器設計への適用例-

山本 徹也 西原 雄次 小池 輝昌 辻 政信

宇宙航空研究開発機構 情報・計算工学センター

1. はじめに

近年、宇宙開発の分野でも人工衛星等の機能が高まり搭載電子機器が複雑化してきた。これに伴い、設計・検証作業にかかる期間やコストの増加等の問題が顕在化してきた。これを解決するためには、デジタル電子機器のシステムレベルの仕様記述から設計を開始し、段階的な詳細化を繰り返しながら、ハードウェア (HW) /ソフトウェア (SW) 分割、HW/SW 協調検証、実装可能な SW のソースコードと HW の RTL 生成までの工程を、極力自動化しつつ一貫して支援する HW/SW 協調設計環境が有効だと考えられる。これを実現するため、我々は C 言語ベースのシステムレベル設計ツール ELEGANT を試作した。その概要と宇宙用デジタル電子機器設計への適用結果及び効果について述べる。

2. 背景と目的

2.1. 宇宙用電子機器設計の特徴と課題

宇宙用電子機器設計では、宇宙用に認定された耐放射線性能等に優れた高信頼性部品を使用する。特に宇宙用の MPU や FPGA 等の主要部品は実績のある部品を使う傾向が高く、最新の民生品に比べて世代が古く処理性能や規模が制限される。その制限の中で要求性能を満たす設計が求められる。同時に高い設計信頼性が要求されるため、試作を繰り返して実機による試験が何度も行われている。

しかし現状の設計では、HW/SW 機能配分やアーキテクチャ構成の検討は、設計者の経験に基づく机上検討が中心で、最適化が不十分な傾向にある。HW/SW 協調検証は試作基板が完成してから行われるため、手戻りの発生が多く開発期間やコストが増加している。また試作基板による試験だけでは、確認が困難な異常ケースの検証が不十分となる。

2.2. システムレベル設計ツールの目的

前述の課題を解決するため、電子機器をシステムレベルからトップダウンに設計・検証できる設計ツールを検討した。システムレベルから実装レベルまでを一貫して扱うことができ、かつ途中の詳細化作業を極力自動化することで人為的なミスの混入を防ぐ。同時に、詳細化の各段階で HW/SW 協調検証を可能にすることで、実機なしでの協調検証作業を早期に実現して信頼性を確保し、手戻りの発生を抑える。

C-Based System Level Design Tool: Design Trials of On-Board Digital Equipments for Space Use.
Tetsuya Yamamoto, Yuji Nishihara, Terumasa Koike and Masanobu Tsuji.
JAXA's Engineering Digital Innovation Center.

本設計ツールが扱う対象は、宇宙用電子機器のデジタル部の HW と SW である。図 1 に示すような MPU1 個と FPGA 数個が MPU バス等で接続されるデジタル回路が典型的な設計対象となる。

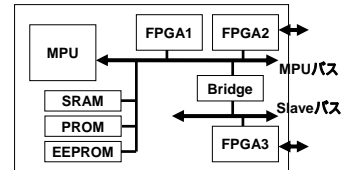


図 1: 典型的な設計対象デジタル回路

3. 宇宙用電子機器設計支援システム ELEGANT

我々は SpecC 方法論[1]に基づいて、C 言語の拡張言語である SpecC 言語によるシステム仕様記述から、HW/SW 分割を経て、実装可能な SW ソースコード (C 言語) と、HW の RTL 記述 (Verilog-HDL) の生成までを一貫して支援する設計ツール ELEGANT を試作した。ELEGANT は四つのサブシステムと構成管理ツールで構成されている (図 2)。

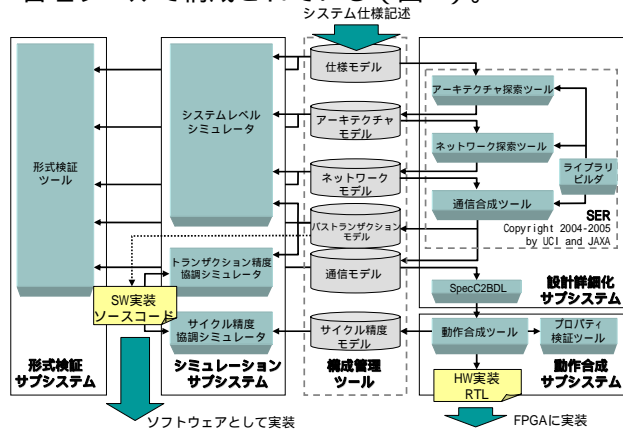


図 2: ELEGANT 全体構成

1) シミュレーションサブシステム

SpecC 言語で記述されたシステム仕様記述及び詳細化途中のモデルのシミュレーションやデバッグが可能である。また HW/SW 分割毎の MPU 実行時間見積機能や、MPU に実装可能な C 言語コードとの協調シミュレーション機能を備える。

2) 設計詳細化サブシステム

システム仕様記述に対して、HW/SW 分割と実装部品の割付、通信プロトコル等の指定に従い、部品間のインタフェースを自動生成する。

3) 動作合成サブシステム

設計詳細化で HW に割付けられた部分を、FPGA 等に実装可能な RTL 記述に変換する。変換機能のコア部分は市販の動作合成ツールを利用した。

4) 形式的検証サブシステム

設計詳細化による変換前後のモデル間の等価性を形式的に検証する。

4. 宇宙用デジタル電子機器設計への適用例

4.1. データ伝送系機器への適用例

衛星搭載用のデータ伝送系機器設計に ELEGANT を適用した。本事例によって、典型的な ELEGANT 設計フローを説明する。

Step1: システム仕様記述

HW/SW に依存しないシステムレベルの機能・演算アルゴリズムを SpecC 言語で記述した。複数の機能ブロックが並列動作するモデルとし、シミュレーション実行によって動作の正しさを確認した(図3)。見積機能により、SW 化して宇宙用 MPU で動作させた場合の各機能ブロックの MPU 実行時間を見積もり、HW/SW 分割案を検討した。

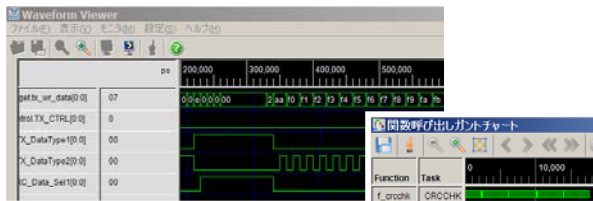


図3: シミュレーション実行の様子

Step2: 設計詳細化

設計詳細化機能により、システム仕様記述の各機能ブロックを HW/SW に分割し、宇宙用の実装部品 (FPGA/MPU 等) や部品間の通信プロトコルを部品ライブラリから指定して、部品間のインタフェースを自動生成した(図4)。

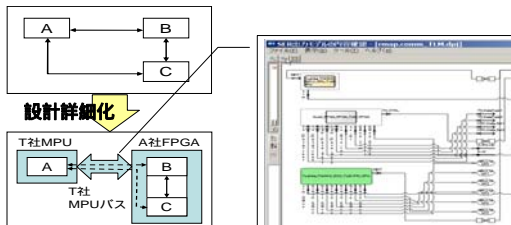


図4: 設計詳細化の概要と生成結果表示

Step3: HW/SW 協調シミュレーション

宇宙用 MPU に実装可能な SW 部の C 言語コードを生成し、設計詳細化後の HW 部と接続する HW/SW 協調シミュレーション機能によって HW/SW 協調検証を実施した。宇宙用 MPU での SW 実行時間や部品間の通信時間を評価した。

Step4: HW 動作合成

動作合成機能により、設計詳細化後の HW 記述を FPGA 等を実装可能な RTL 記述 (Verilog-HDL) に変換した。RTL と等価な SpecC 記述も生成し、クロックサイクル精度の協調検証を実施した。

上記の設計フローに従って、SW 実装コードと HW の RTL 記述を生成し、宇宙用 MPU 基板を作成・実装して動作を確認した。一方、Step3 や 4 で処理性

能や規模が適当でないとは判断した場合には、試作基板を作成・実装する前に Step2 や 1 に戻って、異なる HW/SW 分割案に簡単に変更できる。例として、全ての機能ブロックを別々の FPGA に割当てた場合について、ELEGANT 設計フローを途中から実施し、実装することができた。この様に、試作基板作成前に様々な分割案を評価した上で、適当な分割案を選択して試作に進むことが可能となる。

4.2. ELEGANT 設計と既存設計の比較

既設計の衛星搭載用制御系機器設計に ELEGANT を適用した事例で、同じ HW/SW 分割にして両者の作業を比較した結果を図5に示す。既存設計では SW は C 言語、HW は Verilog-HDL で設計された。

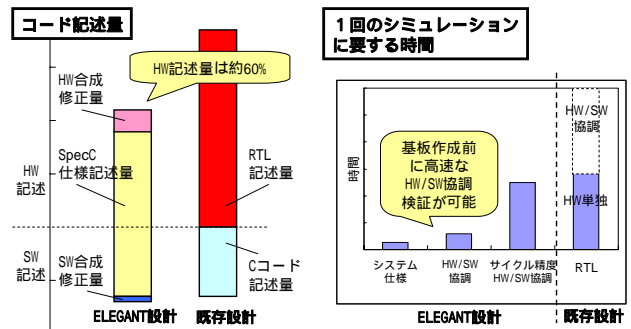


図5: ELEGANT 設計と既存設計の比較

ELEGANT 設計では HW 部のコード記述量は既存設計の約 50%、さらに動作合成入力記述への変換過程で約 10%の追加修正が必要だった。シミュレーション時間は、HW 単独の RTL 検証の約 20%の実行時間で、HW/SW 協調検証が実施できた。

基板作成前に HW/SW 協調検証を高速に実行することで、不具合を早期に発見しやすくなり基板作成を伴う手戻りの発生を抑えることができる。また基板では確認が困難な異常ケース検証も、協調シミュレーションで容易に確認可能となる。

5. まとめ

システムレベル設計ツール ELEGANT を試作し、宇宙用デジタル電子機器設計に適用した。システムレベルの仕様記述から実装レベルの記述までを一貫して作成できること、HW/SW 協調検証を基板作成前から早期に実施できること、様々な分割案を容易に評価できることを確認した。

今後の課題としては、設計詳細化に必要な部品ライブラリの充実や、最適な HW/SW 分割案を効率良く探索する手法の整備が挙げられる。

宇宙用と民生用では、部品レベルにおいては使用環境条件や要求される信頼度が異なるが、デジタル回路の高位設計という点では共通する部分も多い。ELEGANT により、複数の産業分野の間で設計資産を相互利用する等の連携が期待できる。

参考文献

[1] Daniel D.Gajski et al. 著 木下常雄他訳: SpecC 仕様記述言語と方法論, CQ 出版社