

コンピュータ工学の知識体系

本レポートは、コンピュータ工学学部課程の知識領域を定義する。

1 はじめに

本知識体系は、IEEE と ACM が結成した The Joint Task Force on Computing Curricula が 2004 年 12 月 12 日に作成したレポート、「Computer Engineering 2004: Curriculum Guidelines for Undergraduate Degree Programs in Computer Engineering (略称 CE2004)」をベースにしたものである。

CE2004 のコンピュータ工学の定義は本文にあるように、概ね「現代のコンピュータシステムとコンピュータ制御機器に使用されているソフトとハードの要素の設計、組み立て、実装および維持する科学および技術を扱う分野」となっている。CE2004 の BOK (Body of Knowledge: 知識体系) の基本的な方向性は、自動車の燃料噴射システム、医療機器などへのコンピュータの応用が主であり、コンピュータそのものの設計というよりは、コンピュータの応用に軸足があり、どちらかといえば独立行政法人情報処理推進機構ソフトウェア・エンジニアリング・センターで取り組んでいる組込み技術に近い内容である。ただし、やや電気回路や電子回路などのハード面に偏っており、日本で大量の不足が叫ばれている組込み技術者を育成するにはソフトウェアや開発工程の面から見ると不十分である。

こうした背景を踏まえて、本委員会では元の CE2004 の骨子を生かしつつ、組込み技術者を育成できる知識項目を追加することとした。主たる追加項目は、リアルタイム OS、ソフトウェアメトリクス、デバイスドライバなどである。こうした項目の追加によるトレードオフとして、回路部品を使用して回路設計を行うといった内容は、コンピュータの応用からは距離があると考え、コアから外す方針で臨み、日本版の BOK を作成した。コア時間もハードとソフトのバランスを考え、各大学の特徴を出せるように 305 時間までに減らす方針とした。

本モデルカリキュラムを作成するにあたり、コンピュータ工学分野の知識体系を構成する基本領域を定義した。この領域には、コンピュータ工学の全プログラムで必須のものもあれば、個別の教育目標で選択可能なものもある。以下、コンピュータ工学の全カリキュラムで必須となる内容を含む領域を示す。

CE-ALG アルゴリズム
CE-CAO コンピュータのアーキテクチャと構成
CE-CGS 回路および信号
CE-DBS データベースシステム
CE-DIG デジタル論理
CE-DSC 離散数学
CE-DSP デジタル信号処理
CE-ESY 組込みシステム
CE-HCI ヒューマンコンピュータインタラクション
CE-NWK テレコミュニケーション
CE-OPS オペレーティングシステム
CE-PRF プログラミング
CE-PRS 確率・統計
CE-SPR 社会的な観点と職業専門人としての問題
CE-SWE ソフトウェア工学
CE-VLS VLSI の設計および製造

2 知識体系の構造

知識体系は、以下の3階層から成る。

- 階層の最上位レベルは、「知識領域」である。これは、コンピュータ工学分野における特定の学問領域を示し、3文字の略語により各領域を識別する。例えば、「CE-DIG」は「デジタル論理」、「CE-CAO」は「コンピュータのアーキテクチャと構成」である。
- 各知識領域は、「知識ユニット」と呼ぶ小分類に分割している。知識ユニットは、知識領域内の独立したテーマを表し、領域名に付加される数字で識別する。例えば、「CE-CAO3」は、CE-CAO 知識領域内の「メモリシステムの構成とアーキテクチャ」についての知識ユニットを表す。
- 最下層に位置する一連の「トピック」は、各知識ユニットをさらに細かく分割したものである。また、「学習目標」には、各知識ユニットに関連する技術スキルが示されている（本バージョンでは省略）。

コンピュータ工学分野の知識領域や知識ユニットを、本プロジェクトの他の4つのカリキュラム分野で使用する類似項目と区別するために、コンピュータ工学分野の知識領域および知識ユニットには、すべて「CE-」という記号を付加する。前掲の例では、知識領域の「CE-DIG」や知識ユニット「CE-CAO3」などの記号を、本レポート全体で使用する。

3 コアと選択のユニット

本プロジェクトの基本方針は、知識体系を可能なかぎり簡潔にすることである。この方針を実現するために、最小限のコアユニットを定義した。これは、コンピュータ工学分野の学位を取得する学生全員に対して、履修を必須とすべきユニットである。学部課程のユニットのうち、コアユニットでないものは、**選択**ユニットとなる（ただし、一部の教育課程ではコアとなることもある）。

以下の点に留意すること。

コアユニットは完結したカリキュラムではない。

コアユニットは最小限の学習内容であり、それだけで完結した学部カリキュラムにはならない。そのため、学部生向けプログラムには、知識体系から選択知識ユニットを追加する必要がある。本レポートには、選択すべき知識ユニットまでは示しておらず、それについては、各教育機関の選択に任される。完全なカリキュラムには、数学、自然科学、ビジネス、人文科学、社会科学のカリキュラムで扱う補完領域も取り入れる必要がある。

コアユニットは、学部カリキュラムの初期に履修する入門コースに限定しない。

コアに定義した知識ユニットは入門的な科目も含むが、必要な予備知識がないと履修できないコアユニットも存在する。例えば、本レポートは、学生が学部課程において、ある程度の規模のアプリケーションを開発していることを前提にしている。そのため、当該規模の開発プロジェクトの管理は、学生が習得すべき学習内容として、コアユニットに含む。しかし、実際には、プロジェクト演習は、学部生向けプログラムの最終段階で実施することが多い。また、逆に、入門コースにおいて、コアユニットの内容と併せて、選択知識ユニットを取り入れることも可能である。実質的に、コアとは、単に必修を意味するだけでありコースのレベルとは関係がない。

4 知識ユニットの履修に必要な時間の評価

本レポートでは**1時間**を単位として、時間を表現した。これは通常の講義で授業を行うのに必要とする「授業時間」に対応している。しかし、混乱を防ぐために、講義での時間を目安として使用する場合、次に注意すること。

本レポートは、講義形式を推奨しているわけではない。

伝統的な講義形式をベースにした尺度を使っているが、同様に効果的な他の教育形式や教育技術の中には、改善が進んでいるものもある。この教育形式に対しては、時間を単位とする考えを適用できない可能性がある。しかし、時間についての本レポートの概念は、授業形式とは無関係に、少なくとも相対的な尺度として有用である。例えば、5時間かかるユニットを履修するには、教育形式を問わず、1時間かかるユニットの約5倍の時間が必要と考えられる。

指定時間は教室外での時間を含まない。

ユニットに割り当てた時間は、教員の準備時間や学生が授業時間外で費やす時間を含まない。一般的な目安として、教室外での学生の学習時間は、授業時間の約 2～3 倍である。したがって、3 時間と指定したユニットは、通常、約 9～12 時間（教室内 3 時間、教室外 6～9 時間）を必要とする。

ユニットに記載した時間は、学習のための最小時間を表す。

各ユニットに割り当てた時間数は、学生がそのユニットの学習目標を達成するための必要最小時間である。よって、ユニットに指定した最小時間以上を割り当ててもよい。

コア時間として割り当てた 305 時間は、研究、設計、数学、科学等の時間を含まない。これらの活動や科目は、追加的な内容および工学実習の準備として、必要に応じて、305 時間のコアに追加する。

コア時間数は、意図的に最小限に抑えている。これは、個別のプログラムの目標や、前提となるカリキュラム構成、学生のレベルによって、知識領域を柔軟に選択し、多様なプログラムを開発する科目構成を可能とするためである。したがって、実際にコアトピックに費やす時間は科目によって異なる。例えば、ある、指定の最小時間以上を選択したコアトピックに使い、他のトピックには最小時間のみを使うこともあり得る。

5 コンピュータ工学の知識体系の要約

知識体系の要約を表 A-1 に示す。ここでは、知識領域、ユニット、ユニットのうちのコアユニット、コアユニットに対する必要最小時間を示す。知識体系の各領域の詳細は、以下の個々の節に示す。

表 A-1 コンピュータ工学の知識体系 (●は選択)

| コンピュータ工学の知識領域とユニット | |
|--|--|
| <p>CE-ALG アルゴリズム [コア 25 時間]</p> <p>CE-ALG0 歴史と概要 [1] CE-ALG1 基本アルゴリズムの分析 [2] CE-ALG2 アルゴリズム戦略 [8] CE-ALG3 アルゴリズムの複雑性[2] CE-ALG4 アルゴリズムと問題解決 [4] CE-ALG5 データ構造 [6] CE-ALG6 再帰[2] CE-ALG7 基本的計算可能性理論 CE-ALG8 コンピューティングアルゴリズム CE-ALG9 分散アルゴリズム</p> | <p>CE-CA0 コンピュータのアーキテクチャと構成[コア 38 時間]</p> <p>CE-CA00 歴史と概要 [1] CE-CA01 コンピュータアーキテクチャの基礎 [6] CE-CA02 メモリシステムの構成とアーキテクチャ[6] CE-CA03 インタフェースと通信 [10] CE-CA04 デバイスサブシステム [1] CE-CA05 CPU アーキテクチャ [6] CE-CA06 性能・コスト評価 [2] CE-CA07 分散・並列処理 [3] CE-CA08 コンピュータによる計算 [3] CE-CA09 性能向上</p> |
| <p>CE-CSG 回路および信号 [コア 18 時間]</p> <p>CE-CSG0 歴史と概要 [1] CE-CSG1 電流量 [1] CE-CSG2 キルヒホッフの電流則、電圧則 [1] CE-CSG3 回路素子 [1] CE-CSG4 直流回路 [2] CE-CSG5 交流回路 [2] CE-CSG6 過渡応答 [2] CE-CSG7 演算増幅回路 [3] CE-CSG8 抵抗回路網 [1] CE-CSG9 リアクタンス回路網 [1] CE-CSG10 フィルタ [1] CE-CSG11 雑音 [2] CE-CSG12 周波数応答 CE-CSG13 正弦波解析 CE-CSG14 たたみこみ CE-CSG15 フーリエ解析 CE-CSG16 ラプラス変換 CE-CSG17 波形解析</p> | <p>CE-DBS データベースシステム [コア 5 時間]</p> <p>CE-DBS0 歴史と概要 [1] CE-DBS1 データベースシステム [2] CE-DBS2 リレーショナルデータベース [2] CE-DBS3 データモデリング CE-DBS4 データベース間合わせ言語 CE-DBS5 リレーショナルデータベースの設計 CE-DBS6 トランザクション処理 CE-DBS7 分散データベース CE-DBS8 データベースの物理設計</p> |
| <p>CE-DIG デジタル論理 [コア 29 時間]</p> <p>CE-DIG0 歴史と概要 [1] CE-DIG1 スwitching理論 [2] CE-DIG2 組合せ論理回路 [2] CE-DIG3 組合せ回路のモジュラ設計 [4] CE-DIG4 順序論理回路 [8] CE-DIG5 デジタルシステムの設計 [12] CE-DIG6 記憶素子 CE-DIG7 モデリングとシミュレーション CE-DIG8 形式的検証 CE-DIG9 故障モデルとテスト CE-DIG10 試験性を考慮した設計</p> | <p>CE-DSP デジタル信号処理 [コア 17 時間]</p> <p>CE-DSP0 歴史と概要 [1] CE-DSP1 理論と概念 [3] CE-DSP2 デジタルスペクトル解析 [1] CE-DSP3 離散フーリエ変換 [4] CE-DSP4 デジタルフィルタ [8] CE-DSP5 サンプリング CE-DSP6 変換 CE-DSP7 離散時間信号 CE-DSP8 窓関数 CE-DSP9 たたみこみ CE-DSP10 音声処理 CE-DSP11 画像処理</p> |

| | |
|---|--|
| <p>CE-ESY 組み込みシステム [コア 30 時間]</p> <p>CE-ESY0 歴史と概要 [1]</p> <p>CE-ESY1 低電力コンピューティング [1]</p> <p>CE-ESY2 高信頼性システムの設計 [1]</p> <p>CE-ESY3 組み込み用アーキテクチャ [3]</p> <p>CE-ESY4 組み込み用開発環境 [2]</p> <p>CE-ESY5 組み込み用ライフサイクル [1]</p> <p>CE-ESY6 組み込み用要件分析 [2]</p> <p>CE-ESY7 組み込み用仕様定義 [2]</p> <p>CE-ESY8 組み込み用構造設計 [2]</p> <p>CE-ESY9 組み込み用テスト [3]</p> <p>CE-ESY10 組み込み用プロジェクト管理 [1]</p> <p>CE-ESY11 並行開発 (ハードウェア、ソフトウェア) [1]</p> <p>CE-ESY12 実装 [2]</p> <p>CE-ESY13 リアルタイムシステム設計 [8]</p> <p>CE-ESY14 組み込みマイクロコントローラ</p> <p>CE-ESY15 組み込みプログラム</p> <p>CE-ESY16 設計手法</p> <p>CE-ESY17 ツールによるサポート</p> <p>CE-ESY18 ネットワーク型組み込みシステム</p> <p>CE-ESY19 インタフェースシステムと混合信号システム</p> <p>CE-ESY20 センサ技術</p> <p>CE-ESY21 デバイスドライバ</p> <p>CE-ESY22 メンテナンス</p> <p>CE-ESY23 専門システム</p> <p>CE-ESY24 信頼性とフォールトトレランス</p> | <p>CE-HCI ヒューマンコンピュータインタラクション [コア 7 時間]</p> <p>CE-HCI0 歴史と概要 [1]</p> <p>CE-HCI1 ヒューマンコンピュータインタラクションの基礎 [1]</p> <p>CE-HCI2 グラフィカルユーザインタフェース [1]</p> <p>CE-HCI3 I/O 技術 [1]</p> <p>CE-HCI4 人間中心のソフトウェア評価 [1]</p> <p>CE-HCI5 インテリジェントシステム [1]</p> <p>CE-HCI6 人間中心のソフトウェア開発 [1]</p> <p>CE-HCI7 対話型グラフィカルユーザインタフェースの設計</p> <p>CE-HCI8 グラフィカルユーザインタフェースのプログラミング</p> <p>CE-HCI9 グラフィックスと可視化</p> <p>CE-HCI10 マルチメディアシステム</p> <p>CE-HCI11 次世代インタラクション</p> <p>CE-HCI12 インタラクションデザイン</p> <p>CE-HCI13 バーチャルリアリティ</p> |
| <p>CE-NMK テレコミュニケーション [コア 22 時間]</p> <p>CE-NMK0 歴史と概要 [1]</p> <p>CE-NMK1 通信ネットワークのアーキテクチャ [3]</p> <p>CE-NMK2 通信ネットワークのプロトコル [4]</p> <p>CE-NMK3 LAN と WAN [2]</p> <p>CE-NMK4 クライアントサーバコンピューティング [1]</p> <p>CE-NMK5 データのセキュリティと整合性 [4]</p> <p>CE-NMK6 ワイヤレスコンピューティングとモバイルコンピューティング [2]</p> <p>CE-NMK7 データ通信 [3]</p> <p>CE-NMK8 組み込み機器向けネットワーク [1]</p> <p>CE-NMK9 通信技術とネットワーク概要 [1]</p> <p>CE-NMK10 性能評価</p> <p>CE-NMK11 ネットワーク管理</p> <p>CE-NMK12 圧縮と伸張</p> <p>CE-NMK13 クラスタシステム</p> <p>CE-NMK14 インターネットアプリケーション</p> <p>CE-NMK15 次世代インターネット</p> <p>CE-NMK16 放送</p> | <p>CE-OPS オペレーティングシステム [コア 22 時間]</p> <p>CE-OPS0 歴史と概要 [1]</p> <p>CE-OPS1 OS の概要 [2]</p> <p>CE-OPS2 並行性 [6]</p> <p>CE-OPS3 スケジューリングとディスパッチ [3]</p> <p>CE-OPS4 メモリ管理 [3]</p> <p>CE-OPS5 セキュリティと保護 [2]</p> <p>CE-OPS6 ファイル管理 [2]</p> <p>CE-OPS7 リアルタイム OS [3]</p> <p>CE-OPS8 OS の設計思想</p> <p>CE-OPS9 デバイス管理</p> <p>CE-OPS10 システム性能評価</p> |

| | |
|--|---|
| <p>CE-PRF プログラミング [コア 14 時間]</p> <p>CE-PRF0 歴史と概要 [1] CE-PRF1 プログラミングの構成 [2] CE-PRF2 コーディング作法 [2] CE-PRF3 オブジェクト指向プログラミング [7] CE-PRF4 OS のシステムコールの使用 [1] CE-PRF5 API の使用 [1] CE-PRF6 プログラミングのパラダイム CE-PRF7 イベント駆動プログラミングとコンカレントプログラミング</p> | <p>CE-SPR 社会的な観点と職業専門人としての問題[コア 16 時間]</p> <p>CE-SPR0 歴史と概要 [1] CE-SPR1 公的ポリシー [2] CE-SPR2 分析の方法およびツール [2] CE-SPR3 社会的な観点と職業専門人としての問題 [2] CE-SPR4 リスクと責任 [2] CE-SPR5 知的財産権 [2] CE-SPR6 プライバシーと市民的自由 [2] CE-SPR7 コンピュータ犯罪 [1] CE-SPR8 コンピュータにおける経済問題 [2] CE-SPR9 哲学的枠組み CE-SPR10 個人情報保護 CE-SPR11 内部統制 CE-SPR12 人材育成 CE-SPR13 環境問題 CE-SPR14 ハイテク製品の輸出入規制 CE-SPR15 各国のハイテク関連法規</p> |
| <p>CE-SWE ソフトウェア工学 [コア 16 時間]</p> <p>CE-SWE0 歴史と概要 [1] CE-SWE1 ソフトウェアプロセス [2] CE-SWE2 ソフトウェアの要求と仕様 [2] CE-SWE3 ソフトウェアの設計 [2] CE-SWE4 ソフトウェアのテストと検証 [2] CE-SWE5 ソフトウェアの保守 [2] CE-SWE6 ソフトウェア開発・保守ツールと環境 [2] CE-SWE7 ソフトウェアプロジェクト管理 [3] CE-SWE8 ソフトウェアの構成管理 CE-SWE9 ソフトウェアの標準化 CE-SWE10 ソフトウェア開発のフォールトトレランス</p> | <p>CE-VLS VLSI の設計および製造 [コア 8 時間]</p> <p>CE-VLS0 歴史と概要 [1] CE-VLS1 物質の電子特性[2] CE-VLS2 基本的インバータ構造の機能 [1] CE-VLS3 組合せ論理の構造 [1] CE-VLS4 順序論理の構造 [1] CE-VLS5 半導体メモリとアレイの構造 [2] CE-VLS6 チップ入出力回路 CE-VLS7 処理とレイアウト CE-VLS8 回路の特性決定と性能 CE-VLS9 代替回路の構造と低電力設計 CE-VLS10 セミカスタム設計の技術 CE-VLS11 ASIC 設計の手法</p> |

数学の知識領域とユニット

| | |
|--|---|
| <p>CE-DSC 離散数学 [コア 23 時間]</p> <p>CE-DSC0 歴史と概要 [1] CE-DSC1 関数、関係、集合 [6] CE-DSC2 数え上げの基礎 [4] CE-DSC3 グラフとツリー [4] CE-DSC4 帰納法 [2] CE-DSC5 推論 [6] CE-DSC6 ファジー集合</p> | <p>CE-PRS 確率・統計 [コア 15 時間]</p> <p>CE-PRS0 歴史と概要 [1] CE-PRS1 離散確率 [4] CE-PRS2 連続確率 [4] CE-PRS3 期待値 [2] CE-PRS4 標本分布 [2] CE-PRS5 推定 [2] CE-PRS6 確率過程 CE-PRS7 仮説検定 CE-PRS8 相関関係と回帰 CE-PRS9 待ち行列理論 CE-PRS10 状態遷移モデルとマルコフチェーン CE-PRS11 モンテカルロ法</p> |
|--|---|

* 各ユニットの詳細については、「CC2001 Report [ACM/IEEECS、2001]」を参照。

6 知識領域の解説

本分野のカリキュラムにおける各知識領域の意義や位置づけを示す解説は、それぞれの知識領域毎に示す。

7.知識体系の詳細

以降の頁には、コンピュータ工学の知識体系を構成する 18 知識領域を示す。各々の知識領域では、当該領域の知識ユニットの一覧、ユニットごとのトピックと学習目標の詳細な一覧、さらにコアユニットの場合は推奨する最低履修時間を示している。

アルゴリズム(CE-ALG)－最低履修時間：25 時間

- CE-ALG 0 歴史と概要 [1]
- CE-ALG 1 基本アルゴリズムの分析 [2]
- CE-ALG 2 アルゴリズム戦略 [8]
- CE-ALG 3 アルゴリズムの複雑性[2]
- CE-ALG 4 アルゴリズムと問題解決 [4]
- CE-ALG 5 データ構造 [6]
- CE-ALG 6 再帰 [2]
- CE-ALG 7 基本的計算可能性理論 [選択]
- CE-ALG 8 コンピューティングアルゴリズム [選択]
- CE-ALG 9 分散アルゴリズム [選択]

アルゴリズムはコンピュータ工学の基礎である。現実世界のソフトウェアやハードウェアシステムの性能は、(1) 選択したアルゴリズム、(2) その実装の適合性と効率性に左右される。したがって、優れたアルゴリズムの設計は、あらゆるシステムの性能を高める上で、きわめて重要である。さらに、アルゴリズムの学習によって、問題の本質を見抜き、プログラミング言語やコンピュータのハードウェアの実装に依存しない問題解決技術を身に付けることができる。

コンピューティングの核心は、特定の目的に沿ったアルゴリズムを選択し、それを適用する能力である。その際、合理的な解決方法が複数存在する可能性と、適切なアルゴリズムが存在しない可能性の両方を考慮する必要がある。このアルゴリズムを選択・適用する能力は、その長所や短所、特定の状況における適合性を含めて、既存の重要なアルゴリズムをどれだけ理解しているかに依存する。この知識領域においては、効率性が、すべてに関わるテーマとなる。

CE-ALG0 歴史と概要 [コア]

最低履修時間：1 時間

トピックス：

- ・解析、計算量およびアルゴリズム戦略を学習する理由を示す。
- ・アルゴリズムの領域への貢献や影響が認められる人物について説明する。
- ・基本的なアルゴリズムをいくつか挙げ、違いの理由を示す。
- ・理論の利用がアルゴリズムにどう影響するかについて説明する。
- ・アルゴリズムがどのように各種コンピュータ応用分野の一部を構成しているかを示す。
- ・計算量をアルゴリズムに関連付けるなど、知識テーマを提示する。
- ・各種アルゴリズム戦略の計算量を対照する。
- ・アルゴリズムに関連する補完的教材をいくつか研究する。
- ・コンピュータ工学におけるアルゴリズムの目的と役割を説明する。

学習の目標：

1. アルゴリズムに貢献した人物を数名挙げて、その功績を知識領域に関連付ける。
2. アルゴリズムに関連するいくつかのテーマを結び付ける。
3. アルゴリズムが重要な応用分野をいくつか挙げる。

4. アルゴリズムに貢献した人物を本テーマに対する貢献に関連付ける。
5. コンピュータ工学がアルゴリズムを利用している状況を説明する。

CE-ALG1 基本アルゴリズムの分析 [コア]

最低履修時間：2 時間

トピックス：

- ・ 上界、平均計算量に対する漸近的解析
- ・ 最良、平均、最悪時の振る舞いの違い
- ・ 大きな O 記法、小さな o 記法、オメガ記法、シータ記法
- ・ 性能の実験的な測定
- ・ アルゴリズムにおける時間と領域のトレードオフ
- ・ 漸化式を用いた再帰的アルゴリズムの解析

学習の目標：

1. 大きな O 記法、オメガ記法、シータ記法を用いて、アルゴリズムの時間計算量と領域計算量に対する漸近的な上界、下界、上下界を与える。
2. 単純なアルゴリズムの時間計算量を求める。
3. 再帰的に定義されたアルゴリズムの時間計算量に対する再帰的な関係式を導き、初歩的な漸化式を解く。

CE-ALG2 アルゴリズム戦略 [コア]

最低履修時間：8 時間

トピックス：

- ・ 資源を消耗する力ずくの検索アルゴリズム
- ・ 欲張りなアルゴリズム
- ・ 分割統治
- ・ バックトラッキング、分岐限定法、発見的アルゴリズムのうち最低 1 つ

学習の目標：

1. 力ずく、欲張り、分割統治の各戦略を使用してアルゴリズムを設計する。
2. このユニットのトピックのリストに挙げられている他のアルゴリズム戦略のうち最低 1 つを使用してアルゴリズムを設計する。

CE-ALG3 アルゴリズムの複雑性 [コア]

最低履修時間：2 時間

トピックス：

- ・ 実質的に計算可能・不可能な問題
- ・ クラス P と NP の定義
- ・ NP 整合性 (クックの定理)
- ・ 標準的な NP 完全問題
- ・ 計算不可能関数
- ・ 停止問題
- ・ 計算不可能性の影響

学習の目標：

1. クラス P と NP の定義を述べる。
2. NP 整合性の重要性を説明する。
3. 問題の NP 整合性を、既知の NP 完全問題からの還元によって証明する。

CE-ALG4 アルゴリズムと問題解決 [コア]

最低履修時間：4 時間

トピックス：

- ・ 問題解決戦略
- ・ 問題解決過程におけるアルゴリズムの役割
- ・ アルゴリズムの実現戦略
- ・ デバッグ戦略
- ・ アルゴリズムの概念と特性
- ・ 構造化分解

学習の目標：

1. アルゴリズムの基本特性を定義する。
2. 簡単な問題を解くアルゴリズムを作成する。
3. プログラミング言語を使ってアルゴリズムを実装，テスト，デバッグし，簡単な問題を解く。
4. 構造化分解の技法を応用してプログラムを細分化する。

CE-ALG5 データ構造 [コア]

最低履修時間：6 時間

トピックス：

- ・ 基本型
- ・ 配列
- ・ レコード
- ・ 文字列と文字列処理
- ・ メモリ内でのデータの表現
- ・ 静的割当て、スタック割当て、ヒープ割当て
- ・ 実行時記憶管理
- ・ ポインタと参照
- ・ 連結構造
- ・ スタック、キューおよびハッシュ表の実現戦略
- ・ グラフと木の実現戦略
- ・ データ構造を選択するための戦略

学習の目標：

1. 各種の情報の表現に有益なデータ構造を特定し，様々な可能性間のトレードオフについて議論する。
2. 配列，レコード，文字列，連結リスト，スタック，キュー，ハッシュ表の各データ構造を使ったプログラムを書く。
3. コンピュータがこれらのデータ構造をメモリに割り当てて表現する方法を説明する。

CE-ALG6 再帰 [コア]

最低履修時間：2 時間

トピックス：

- ・ 再帰の概念
- ・ 再帰の数学的定義
- ・ 再帰方程式の作成
- ・ 再帰方程式の解決
- ・ コンピュータ工学への再帰の応用

- ・再帰的数学関数
- ・分割統治法
- ・再帰的バックトラック法
- ・再帰の実現

学習の目標：

1. 再帰の概念を説明する。
2. 分割統治法の構成を説明する。
3. 簡単な再帰的関数や手続きを書いて、テストとデバッグを行う。
4. スタックを用いた再帰の実現方法を説明する。

CE-ALG7 基本的計算可能性理論 [選択]

トピックス：

- ・決定性有限オートマトン (DFA)
- ・非決定性有限オートマトン (NFA)
- ・DFA と NFA の等価性
- ・文脈自由文法
- ・プッシュダウンオートマトン (PDA)

学習の目標：

1. アルゴリズムによる解法が存在しない問題もあることを説明する。
2. 計算不可能性の影響例を挙げる。

CE-ALG8 コンピューティングアルゴリズム [選択]

トピックス：

- ・単純な数値計算アルゴリズム
- ・逐次探索と二分探索アルゴリズム
- ・ソートアルゴリズム
- ・ハッシュ表 (衝突回避法を含む)
- ・二分探索木
- ・グラフの表現 (近接リスト、近接マトリクス)
- ・深さ優先探索、幅優先探索
- ・最短経路アルゴリズム (ダイクストラのアルゴリズム、フロイドのアルゴリズム)
- ・推移閉包 (フロイドのアルゴリズム)
- ・最小全域木 (プリムのアルゴリズム、クラスカルのアルゴリズム)
- ・トポロジカルソート

学習の目標：

1. アルゴリズム問題を効率的に解決するのに必要な基礎的な抽象データ型 (特にハッシュ表, 二分探索木, グラフを含む) を使用して実装する。
2. 効率的なソートアルゴリズムと基礎的なグラフアルゴリズム (深さ優先探索, 幅優先探索, 単一出発点最短経路, 全対最短経路, 推移閉包, トポロジカルソート, さらに少なくとも 1 種類の最小全域木アルゴリズムを含む) を使用して問題を解決する。
3. アルゴリズムを評価し, 選択肢から適切なものを選び, その選択の理由を説明して, そのアルゴリズムを単純なプログラムに実装する能力を示す。

CE-ALG9 分散アルゴリズム [選択]

トピックス：

- ・ 並行性
- ・ スケジューリング
- ・ フォールトトレランス

学習の目標：

1. 分散計算のパラダイムを説明する。
2. 論理的時計と物理的時計を区別する。
3. 各事象の相対的順序を説明する。
4. 単純な分散アルゴリズムを1つ説明する。

コンピュータのアーキテクチャと構成(CE-CAO)ー最低履修時間：38 時間

- CE-CAO0 歴史と概要 [1]
- CE-CAO1 コンピュータアーキテクチャの基礎 [6]
- CE-CAO2 メモリシステムの構成とアーキテクチャ [6]
- CE-CAO3 インタフェースと通信 [10]
- CE-CAO4 デバイスサブシステム [1]
- CE-CAO5 CPU アーキテクチャ [6]
- CE-CAO6 性能・コスト評価 [2]
- CE-CAO7 分散・並列処理 [3]
- CE-CAO8 コンピュータによる計算 [3]
- CE-CAO9 性能向上 [選択]

コンピュータのアーキテクチャは、コンピュータ工学の要となる要素であり、現場のコンピュータ技術者はこのトピックを実際に即して理解している必要がある。これは、CPU の設計・構造およびコンピュータシステムへの CPU の組込みの全プロセスに関連する。プロセッサのアーキテクチャは、オペレーティングシステムやシステムソフトウェアとも関連しているため、アーキテクチャはソフトウェアのレベルにまで影響する。そのため、土台となるアーキテクチャについての知識を持たずにオペレーティングシステムを設計することは難しい。また、コンピュータの設計者にとっても、最適なアーキテクチャを実装するためには、ソフトウェアについての理解が不可欠である。

コンピュータアーキテクチャのカリキュラムが達成すべき目的は様々である。まずは、学生に、コンピュータアーキテクチャの概要を学ばせ、典型的な計算機の扱い方を教える必要がある。さらには、既存の商用システムの複雑性も考慮しながら、基本的な原理を網羅しなければならない。理想的には、コンピュータ工学の他の知識領域にも共通するトピックについて、重点学習ができれば望ましい。例えば、レジスタの間接アドレッシングを教えると、C 言語のポインタの概念の理解が容易になる。他にも、周辺機器と CPU 間のやり取りの仕組みを理解させる必要がある。

CE-CAO0 歴史と概要（コンピュータのアーキテクチャと構成） [コア]

最低履修時間：1 時間

トピックス：

- ・コンピュータのアーキテクチャと構成を学習する理由を示す。
- ・コンピュータのアーキテクチャと構成に貢献したり影響を与えた人物について説明する。
- ・システム構成とアーキテクチャ、メモリ、インタフェース、マイクロプロセッサ、性能などの重要なトピック領域を示す。
- ・コンピュータの構成とアーキテクチャの意味を対照する。
- ・コンピュータで二進算術演算を行うことの重要性を示す。
- ・メモリがコンピュータの設計にきわめて重要なコンポーネントであることに言及する。
- ・コンピュータのコンポーネントと周辺機器間のインタフェースの重要性を例示

する。

- CPU の典型例と構成図を示す。
- 性能を追求すると代替アーキテクチャにたどり着く理由を示す。
- 性能向上の手段であるキャッシュ処理について言及する。
- 命令セットアーキテクチャで採用する戦略（RISC、CISC）を説明する。
- 性能向上のための戦略（命令レベル並列性とスレッドレベル並列性）を説明する。
- コンピュータのアーキテクチャと構成に関連する補完的な教材を研究する。
- コンピュータ工学におけるコンピュータのアーキテクチャおよび構成の目的と役割を説明する。

学習の目標：

1. コンピュータのアーキテクチャと構成に貢献した人物を数名挙げて、その功績を知識領域に関連付ける。
2. 各種アーキテクチャの存在理由と戦略を説明する。
3. コンピュータの構成とコンピュータのアーキテクチャの違いを説明する。
4. コンピュータのコンポーネントをいくつか挙げる。
5. 各アーキテクチャの長所と短所を示す。
6. コンピュータ工学がコンピュータのアーキテクチャと構成を利用している状況を説明する。

CE-CAO1 コンピュータアーキテクチャの基礎 [コア]

最低履修時間：6 時間

トピックス：

- プログラム格納型計算機の構成
- 命令セットアーキテクチャの分類
- 基本演算命令
- メモリアクセス命令とアドレッシングモード
- 分岐命令
- サブルーチンのコールとリターンメカニズム
- アセンブリ言語のプログラミング
- 計算機の基本構成
- フェッチと実行のサイクル、命令のデコードと実行
- データパスの基本構成：演算器とレジスタファイル
- 制御部の基本構成
- 設計上の諸問題

学習の目標：

1. フォンノイマン計算機の構成と主要な機能ユニットについて説明する。
2. コンピュータがメモリから命令をフェッチして実行する仕組みを説明する。
3. フォンノイマンアーキテクチャの長所と短所を示す。
4. 機械語演算のバイナリ表現とアセンブラの記号表現との関係を説明する。
5. 設計者がある命令形式（命令ごとのアドレス数，可変長命令と固定長命令など）を採用した理由を説明する。
6. 小規模なプログラムとアセンブリ言語による簡単なコードを書いて，機械語演算の理解度を確認する。
7. 高水準言語による基本的なプログラムを機械語レベルで実装する。
8. コンピュータシミュレーションを使用してアセンブリ言語によるプログラミングを

研究する。

CE-CAO2 メモリシステムの構成とアーキテクチャ [コア]

最低履修時間：6 時間

トピックス：

- ・メモリシステムの階層
- ・コーディング、データ圧縮、データの整合性
- ・電子的、磁氣的、光学的技術
- ・主記憶の構成、特性、性能
- ・待ち時間、サイクルタイム、帯域、インターリーブ処理
- ・キャッシュメモリ（アドレスマッピング、ラインサイズ、交換およびライトバックポリシー）
- ・仮想記憶システム
- ・メモリ技術（DRAM、EPROM、FLASH など）
- ・メモリシステムの信頼性、エラー検出システム、エラー訂正システム

学習の目標：

- 1.メモリ技術の主な種類を挙げる。
- 2.メモリの待ち時間と帯域が性能に及ぼす影響を説明する。
- 3.メモリの階層を利用してメモリの実効待ち時間を短縮できることを説明する。
- 4.メモリ管理の原理を説明する。
- 5.メモリシステムでエラーが生じる仕組みとその解決方法を理解する。

CE-CAO3 インタフェースと通信 [コア]

最低履修時間：10 時間

トピックス：

- ・入出力の基礎：ハンドシェイク、バッファリング
- ・入出力の技法：プログラム入出力、割込みを用いた入出力、DMA
- ・割込みの構造：割込みベクトルと優先順位、割込みオーバーヘッド、割込みとリエントラントコード
- ・メモリシステムの設計とインタフェース
- ・バス：バスプロトコル、ローカルアービトラションとジオグラフィックアービトラション

学習の目標：

1. 割込みを使用して入出力制御とデータ転送を行う方法を説明する。
2. 小規模な割込みサービスルーチンと入出力ドライバをアセンブリ言語で書く。
3. コンピュータ内で使用されている様々なバスについて説明する。
4. 磁気ディスク装置からのデータアクセスについて説明する。
5. インタフェースを解析して実装する。

CE-CAO4 デバイスサブシステム [コア]

最低履修時間：1 時間

トピックス：

- ・外部記憶システム、ディスクドライブと光学メモリの構成と構造
- ・基本入出力コントローラ（キーボードやマウスなど）
- ・RAID アーキテクチャ
- ・ビデオコントロール

- ・ 入出力性能
- ・ SMART テクノロジーと障害検出
- ・ プロセッサとネットワーク間のインタフェース

学習の目標：

1. 標準入出力タイプの性能を左右する各種パラメータを計算する。
2. 基本的な入出力デバイスを説明する。
3. 磁気ディスク装置や光学ディスク装置でのデータアクセスについて説明する。

CE-CA05 CPU アーキテクチャ [コア]

最低履修時間：6 時間

トピックス：

- ・ プログラム格納型計算機の基本構成
- ・ 命令のパイプライン化
- ・ 各ステージの動作と構成
- ・ パイプライン化に起因するハザード：構造、データ、制御
- ・ ハザードの緩和
- ・ コンパイラによる並列性の抽出とスケジューリング

学習の目標：

1. データパスの各構成を比較しながら論じる。
2. ワイヤードロジックやマイクロプログラムによる制御信号の生成について論じる。
3. パイプラインによる基本的な命令レベル並列性と、起こり得るハザードについて説明する。
4. 分岐の影響の排除に奏功した対策を説明する。
5. 命令セットにより性能を改善した方法（述語実行など）について論じる。

CE-CA06 性能・コスト評価 [コア]

最低履修時間：2 時間

トピックス：

- ・ コンピュータ性能の分析
- ・ 性能評価法、ベンチマークとデータ処理方法
- ・ アムダールの法則
- ・ 計算機のコスト
- ・ 半導体のコストの見積もり

学習の目標：

1. コンピュータの性能に貢献する要因を理解する。
2. 性能測定基準の限界を理解する。
3. コンピュータの評価時に最適な性能測定基準を選択する。
4. 性能向上を目指した制御とデータパス設計への影響について議論する。

CE-CA07 分散・並列処理 [コア]

最低履修時間：3 時間

トピックス：

- ・ モデルの分類：並列マシンモデル（SIMD、MIMD、SISD、MISD）：フリンのタキソノミー、ハンドラの分類、メッセージ通過
- ・ 粒度、並列レベル
- ・ 共有メモリモデルと実現法

- ・ パケット転送法と相互結合網
- ・ プロセス：スレッド、クライアント、サーバ、コード移行、ソフトウェアエージェント
- ・ 物理クロックと論理クロック：クロック同期アルゴリズム、ランポートのタイムスタンプ、ベクトルタイムスタンプ
- ・ 選挙アルゴリズム
- ・ 相互排除アルゴリズム
- ・ 分散トランザクション：モデル、分類、並行実行制御

学習の目標：

1. 各種パラダイムの違いと、その有用性、応用可能性を説明する。
2. 分散システムにおけるクライアントサーバモデルの働きを理解する。
3. エージェントの仕組みと、エージェントが簡単なタスクを解決する方法を理解する。
4. 論理クロックおよび物理クロックの概念と、それらが分散システムの実装に及ぼす影響を理解する。
5. 単純な選挙アルゴリズムと相互排除アルゴリズムに精通し、その応用可能性を理解する。

CE-CA08 コンピュータによる計算 [コア]

最低履修時間：3 時間

トピックス：

- ・ 整数の表現（正負）
- ・ 汎用演算のアルゴリズム（加減乗除）
- ・ コンピュータによる算術演算における範囲、精度、正確性の重要性
- ・ 実数の表現（浮動小数点演算の標準）
- ・ 汎用浮動小数点演算のアルゴリズム
- ・ 整数と実数の相互変換
- ・ マルチプレジジョン演算
- ・ 演算ユニットのハードウェアとソフトウェアの実装
- ・ 平方根から超越関数までの高階関数の生成

学習の目標：

1. デジタルコンピュータ内での数値表現方法を理解する。
2. コンピュータによる算術演算の限界と計算エラーの影響を理解する。
3. プロセッサの演算ユニットが総合性能に及ぼす影響を理解する。

CE-CA09 性能向上 [選択]

トピックス：

- ・ パイプラインの動的スケジューリング
- ・ 分岐予測
- ・ プリフェッチ
- ・ 投機的実行
- ・ 複数命令同時発行技術（スーパスカラ）
- ・ コンパイラによる並列性抽出とスケジューリング
- ・ VLIW アーキテクチャ
- ・ 命令レベル並列処理の限界
- ・ マルチスレッディング
- ・ スケーラビリティ

- ・ ショートベクトル命令セット：ストリーミング拡張、AltiVec、コンピュータアーキテクチャとマルチメディア応用分野の関係

学習の目標：

1. 各種アーキテクチャの強化によりシステム性能が向上する仕組みについて議論する。
2. 並列処理アプローチを応用してスカラプロセッサとスーパースカラプロセッサを設計する方法について議論する。
3. ベクトル処理を応用して命令セットをマルチメディアと信号処理用に強化する方法について議論する。
4. コンピュータシステムの各機能ユニットが総合性能に及ぼす影響を理解する。
5. 機能ユニットの変更がシステム性能に及ぼす影響を見積る。

回路および信号 (CE-CSG) — 最低履修時間：18 時間

- CE-CSG0 歴史と概要 [1]
- CE-CSG1 電気量 [1]
- CE-CSG2 キルヒホッフの電流則、電圧則 [1]
- CE-CSG3 回路素子 [1]
- CE-CSG4 直流回路 [2]
- CE-CSG5 交流回路 [2]
- CE-CSG6 過渡応答 [2]
- CE-CSG7 演算増幅回路 [3]
- CE-CSG8 抵抗回路網 [1]
- CE-CSG9 リアクタンス回路網 [1]
- CE-CSG10 フィルタ [1]
- CE-CSG11 雑音 [2]
- CE-CSG12 周波数応答 [選択]
- CE-CSG13 正弦波解析 [選択]
- CE-CSG14 たたみこみ [選択]
- CE-CSG15 フーリエ解析 [選択]
- CE-CSG16 ラプラス変換 [選択]
- CE-CSG17 波形解析 [選択]

回路および信号は、コンピュータ工学の基本分野である。この知識領域は、コンピュータの開発に使用される回路設計に必要な基本的知識を扱う。デジタル回路とコンピュータの開発に使用する電気回路の知識には、基本電気量、抵抗回路と反応回路、正弦波解析、たたみこみ、周波数選択回路などがある。これはきわめて幅広い領域であるため、コア以外のトピックの選択によって、プログラムに多くのバリエーションが生まれる可能性がある。

CE-CSG0 歴史と概要 [コア]

最低履修時間：1 時間

トピックス：

- ・回路とシステムを学習する理由を示す。
- ・回路とシステムの領域への貢献や影響が認められる人物について説明する。
- ・電気量、抵抗、リアクタンス、周波数応答、正弦波、たたみこみ、離散時間信号、フーリエ表現、フィルタ、変換などの重要なトピック領域を示す。
- ・電流と電圧の対照。
- ・オームの法則を説明する。
- ・インダクタンスやキャパシタンスといった反応性要素を説明する。
- ・周波数は反応性要素に影響するが抵抗性要素には影響しないことを示す。
- ・位相と位相ずれの意味を説明する。
- ・信号のサンプリングがエイリアスと量子化効果を発生させる仕組みを明らかにする。
- ・三角フーリエ級数により「方形波」の設計を例示する。
- ・回路とシステムに関連する補完的教材を研究する。

- ・コンピュータ工学における回路とシステムの目的と役割を説明する。

学習の目標：

1. 回路とシステムに貢献した人物を数名挙げて、その功績を知識領域に関連付ける。
2. 抵抗とリアクタンスの違いを明らかにする。
3. オームの法則を明らかにする。
4. インダクタンスとキャパシタンスの違いを明らかにする。
5. 位相の意味を明らかにする。
6. エイリアスを説明する。
7. フーリエ級数の目的を明らかにする。
8. コンピュータ工学が回路とシステムを利用している状況を説明する。

CE-CSG1 電気量 [コア]

最低履修時間：1 時間

トピックス：

- ・電荷
- ・電流
- ・電圧
- ・エネルギー
- ・電力

学習の目標：

1. 概念を理解して基本的な電気量を表現する。
2. 基本的な電気量の相互関係を理解する。

CE-CSG2 キルヒホッフの電流則、電圧則 [コア]

最低履修時間：1 時間

トピックス：

- ・電流則（キルヒホッフの第一法則）
- ・電圧則（キルヒホッフの第二法則）
- ・電圧降下
- ・マックスウェルの基礎方程式

CE-CSG3 回路素子[コア]

最低履修時間：1 時間

トピックス：

- ・抵抗
- ・コンデンサ、キャパシタンス
- ・インダクタ、インダクタンス
- ・複素電圧、複素電流

CE-CSG4 直流回路[コア]

最低履修時間：2 時間

トピックス：

- ・直流電源
- ・オームの法則
- ・合成抵抗（直列、並列、直並列）
- ・電力

- ・重ねの理

CE-CSG5 交流回路[コア]

最低履修時間：2 時間

トピックス：

- ・正弦波交流、複素正弦波交流
- ・相互誘導回路
- ・共振回路（直列共振回路、並列共振回路）
- ・ブリッジ回路
- ・フィルタ（遮断周波数）

CE-CSG6 過渡応答[コア]

最低履修時間：2 時間

トピックス：

- ・伝達関数（CR 回路、LR 回路、LCR 回路）
- ・フィルタ
- ・極と安定性
- ・ラプラス変換
- ・フィードバック制御

CE-CSG7 演算増幅回路 [コア]

最低履修時間：3 時間

トピックス：

- ・非反転増幅回路
- ・反転増幅回路
- ・加算回路
- ・減算回路
- ・微分回路
- ・積分回路

CE-CSG8 抵抗回路網 [コア]

最低履修時間：1 時間

トピックス：

- ・オームの法則
- ・キルヒホフの法則
- ・独立型電源と依存型電源
- ・直列素子と並列素子
- ・電圧と電流の測定
- ・メッシュ解析とノード解析
- ・重ね合わせ
- ・テブナンの定理とノートンの定理
- ・最大電力伝送

学習の目標：

1. 基本的な抵抗回路方程式を表現して操作する。
2. 基本的な抵抗回路を解析して簡素化する。
3. 抵抗回路用のネットワーク解析ツールを理解して利用する。

CE-CSG9 リアクタンス回路網 [コア]

最低履修時間：1 時間

トピックス：

- ・インダクタンス
- ・キャパシタンス
- ・相互インダクタンス
- ・RL および RC 回路の時定数
- ・RL、RC、RLC 回路の過渡応答
- ・減衰
- ・変圧器

学習の目標：

1. 基本的なエネルギー貯蔵デバイスを示す。
2. インダクタとコンデンサの様々な組み合わせ方を理解する。
3. R, L, C 回路の単純な過渡応答を理解する。
4. 単純な R, L, C 回路を解析して設計する。

CE-CSG10 フィルタ [コア]

最低履修時間：1 時間

トピックス：

- ・周波数選択性回路
- ・変換関数
- ・受動フィルタ
- ・能動フィルタ

学習の目標：

1. 周波数選択性回路を理解する。
2. 指定の周波数特性を持つフィルタを設計する。

CE-CSG11 雑音[コア]

最低履修時間：2 時間

トピックス：

- ・雑音の発生源と性質
- ・雑音指数・係数
- ・雑音除去・消去
- ・雑音規格

学習の目標：

1. 音声符号化の目的を説明する。
2. デジタル技法が音声信号を向上させる仕組みを説明する。
3. デジタル技法が音声処理時に雑音を消去する仕組みを説明する。

CE-CSG12 周波数応答 [選択]

トピックス：

- ・RL, RC, RLC 回路の応答
- ・過渡関数
- ・2 ポート回路
- ・並列応答と直列応答

学習の目標：

1. 電気回路の周波数領域特性を理解する。
2. 周波数選択性回路を解析して設計する。

CE-CSG13 正弦波解析 [選択]

トピックス：

- ・電圧と電流のフェーザ表現
- ・正弦波関数への強制応答
- ・インピーダンスとアドミタンス
- ・ノード解析とメッシュ解析
- ・テブナンの定理とノートンの定理
- ・フェーザ図
- ・重ね合わせ
- ・電源変換

学習の目標：

1. シンソイド信号励起に対する電気回路の応答を理解する。
2. 与えられた技法を使用して回路を解析する。

CE-CSG14 たたみこみ [選択]

トピックス：

- ・インパルス応答
- ・たたみこみ積分
- ・物理的に実現可能なシステム
- ・グラフ法

学習の目標：

1. たたみこみ手法を使用して回路を解析する。
2. グラフを使用してたたみこみを示す。

CE-CSG15 フーリエ解析 [選択]

トピックス：

- ・フーリエ級数による信号の表現
- ・三角フーリエ級数
- ・指数フーリエ級数
- ・フーリエ変換の定義
- ・フーリエ変換の特性
- ・フーリエ変換を使用した回路解析

学習の目標：

1. フーリエ級数を使用して信号を表現する。
2. フーリエ変換とその特性を理解する。
3. フーリエ変換を応用して回路を解析する。

CE-CSG16 ラプラス変換 [選択]

トピックス：

- ・ラプラス変換積分
- ・インパルス応答
- ・階段関数

- ・傾斜関数
- ・逆変換
- ・ポールとゼロ
- ・初期値の定理
- ・最終値の定理
- ・ラプラス変換を使用した回路解析

学習の目標：

1. ラプラス変換法とその数学的表現を理解する。
2. 回路と信号をラプラス変換により表現する。
3. ラプラス変換を使用して電気回路を記述し、その振る舞いを計算する。

CE-CSG17 波形解析[選択]

トピックス：

- ・波形解析の目的と方法
- ・波形解析の機器とソフトウェア

データベースシステム (CE-DBS) – 最低履修時間：5 時間

- CE-DBS0 歴史と概要 [1]
- CE-DBS1 データベースシステム [2]
- CE-DBS2 リレーショナルデータベース [2]
- CE-DBS3 データモデリング [選択]
- CE-DBS4 データベース問合わせ言語 [選択]
- CE-DBS5 リレーショナルデータベースの設計 [選択]
- CE-DBS6 トランザクション処理 [選択]
- CE-DBS7 分散データベース [選択]
- CE-DBS8 データベースの物理設計 [選択]

典型的なコンピュータ利用者は、電子メール、電子ドキュメント、データ、アドレス、ウェブサイトをはじめ、多様な情報の処理に毎日追われている。開発業務においても、仕様定義や設計、テスト、実装などの局面があり、そこで用いるツールやそのバージョンも様々であるが、これらすべてが、ハードウェア、ソフトウェア、通信などに関連している。

データベースシステムは、要素とデータへのアクセスの関係を含む、大量の情報の集合を維持・管理するために設計されたものである。コンピュータ工学を学ぶ学生は、概念上のデータモデルと物理的なデータモデルを作成し、与えられた問題に適した手法とテクニックを判断する能力を身に付ける必要がある。また、拡張性と使いやすさを含め、妥当な制約を漏れなく考慮した解決方法を選択・実装できなければならない。

CE-DBS0 歴史と概要 [コア]

最低履修時間：1 時間

トピックス：

- ・データベースシステムを学習する理由を示す。
- ・データベースシステムの領域への貢献や影響が認められる人物について説明する。
- ・情報システム，データベースシステム，データモデリングなどの重要なトピック領域を示す。
- ・データ，情報，知識の意味を対照する。
- ・データベースシステムとその構成要素を説明する。
- ・データベース問合わせ言語の利用に言及する。
- ・データモデルの意味と目的を説明する。
- ・データベースシステムに関連する補完的教材を研究する。
- ・コンピュータ工学におけるデータベースシステムの目的と役割を説明する。

学習の目標：

1. データベースシステムに貢献した人物を数名挙げて、その功績を知識領域に関連付ける。
2. 知識が情報やデータとどう違うかを説明する。
3. データベースシステムの構成要素をいくつか挙げる。
4. 問合わせ言語を 1 つ挙げる。
5. データモデルの目的を明らかにする。

6. コンピュータ工学がデータベースシステムと情報管理を利用している状況を説明する。

CE-DBS1 データベースシステム [コア]

最低履修時間：2 時間

トピックス：

- ・データベースシステムの構成要素，情報の正確性の問題
- ・データベース管理システム（DBMS）の機能：様々な可能性とデータベースシステムでの役割
- ・データベースアーキテクチャ：可能性，概念，データの独立性の重要性と現実
- ・データベース問い合わせ言語の利用

学習の目標：

1. データファイルを用いたプログラミングという伝統的なアプローチからデータベースアプローチを区別する特徴を説明する。
2. データベースシステムの基本的目標，機能，モデル，構成要素，応用および社会的影響について述べる。
3. データベースシステムの構成要素を示し，その利用例を述べる。
4. 問い合わせ言語を使用してデータベースから情報を取り出す。

CE-DBS2 リレーショナルデータベース [コア]

最低履修時間：2 時間

トピックス：

- ・概念スキーマとリレーショナルスキーマの概念：利用，比較，概念スキーマとリレーショナルスキーマの対応
- ・実体整合性の制約と参照整合性の制約，定義，利用
- ・関リレーショナル代数とリレーショナル演算
- ・集合論に基づいたリレーショナル代数操作（和，積，差，直積）およびリレーショナルデータベース用に開発されたリレーショナル代数操作（選択，射影，結合，商）

学習の目標：

1. 実体関連モデルを用いて開発された概念モデルから関係スキーマを作成する。
2. 実体整合性制約および参照整合性制約の概念（外部キー概念の定義を含む）を説明し，例示する。
3. 関係代数による問い合わせとタプル関係演算による問い合わせを例示する。

CE-DBS3 データモデリング [選択]

トピックス：

- ・データモデリング：役割，利点，汎用アプローチ，概念上のデータモデル，物理的データモデル，表現上のデータモデル
- ・基本概念：キー，外部キー，レコード，関係など
- ・概念上のモデル：可能性，実体関連モデル，UML（統一モデリング言語），長所と短所，表記問題
- ・オブジェクト指向モデル：主要な概念とオブジェクト同一性，型構成子，カプセル化，継承，多相性とバージョン管理，基本的なアプローチ
- ・関係データモデル：基本用語，基本的なアプローチ，長所と短所

学習の目標：

1. データベース構造を記述する概念によってデータモデルを分類する。
2. コンピュータ工学分野に応用する関係データモデルの基本原則とオブジェクト指向モデルの基本原則を比較対照する。

CE-DBS4 データベース問い合わせ言語 [選択]

トピックス：

- ・データベース言語の概要
- ・SQL：基礎的概念（データ定義，問い合わせ記述，更新言語，制約，整合性など）
- ・問い合わせ処理の戦略，問い合わせ処理の最適化
- ・QBE および第4世代環境
- ・非手続き的問い合わせの手続き型言語への組み込み
- ・オブジェクト問い合わせ言語入門

学習の目標：

1. キー制約，実体整合性制約，参照整合性制約がある関係データベーススキーマをSQLで作成する。
2. SQLによるデータ定義を例示し，**SELECT** 命令を用いてデータベースから情報を検索する。
3. 各種の問い合わせ処理方法を比較評価して，最適な方法を選択する。
4. オブジェクト指向問い合わせを独立型プログラミング言語に組み込む。

CE-DBS5 リレーショナルデータベースの設計 [選択]

トピックス：

- ・データベースの設計
- ・関数従属性の概念
- ・正規形：第1正規形，第2正規形，第3正規形，ボイスコード正規形，その動機付け，応用可能性，これらの正規形を作成する仕組み
- ・多値従属性：第4正規形，結合従属性，第5正規形
- ・表現理論

学習の目標：

1. 関係スキーマの部分集合である2つ以上の属性間の関数従属性を決定する。
2. 関係スキーマを所定の正規形に変換する。
3. データベース操作の処理効率への正規化の影響，特に問い合わせ最適化に対する影響を説明する。
4. 多値従属性の意味と，それが意味する制約の種類を述べる。

CE-DBS6 トランザクション処理 [選択]

トピックス：

- ・トランザクション：トランザクションの目的と性質，SQLを使用したトランザクションの作成，効率的なトランザクション実行の特徴，コミットのコネ
- ・障害と回復：異なる可能性，長所と短所
- ・並行実行制御：並行実行に起因する特有な問題，その解決方法，分離レベルとその効果

学習の目標：

1. ロールバックの目的と，ロギングがロールバックを保証する仕組みを説明する。

2. 並行実行に起因する特有な問題と，並行実行制御機構の様々な分離レベルの効果を概観する。
3. 障害と回復の概念をコンピュータ工学分野に応用する。

CE-DBS7 分散データベース [選択]

トピックス：

- ・分散の利点：それに起因する問題
- ・分散データ格納：分散データベース設計プロセスにおいて，データ断片化，複製および割当てに利用される技術
- ・分散問い合わせ処理：分散問い合わせの実行戦略
- ・分散トランザクションモデル
- ・並行実行制御：各種アプローチ（特徴的な複製技術や投票方法に基づくものを含む）
- ・同種解および異種解
- ・クライアントサーバ

学習の目標：

1. 分散問い合わせを実行する簡単な手法を評価し，データ転送量を最小化するものを選ぶ。
2. 複数のノードに格納されたデータベースにアクセスするトランザクションの完了作業における2相コミットプロトコルの使用方法を説明する。
3. 分散並行実行制御の各種アプローチを比較対照する。

CE-DBS8 データベースの物理設計 [選択]

トピックス：

- ・各種データの格納要件（文字，数字，文字列，テキスト，音声，動画，ファイル構造など）
- ・データベースをサポートする格納データの特徴（CD や各種マシン内のメモリの利用，関連記憶システムの特性，選択に影響する要因など）
- ・レコードとレコード型，固定長と可変長，記憶域の構成
- ・各種ファイルとファイル構造：順編成ファイル，索引ファイル，ハッシュファイル，シグネチャファイル，稠密索引ファイル
- ・B木，定義，動的多段階索引の実装への応用
- ・データ圧縮：使用理由，圧縮アルゴリズム，各アプローチの長所と短所，ソフトウェアサポート
- ・データベースの効率とチューニング：性能測定基準，性能監視

学習の目標：

1. 1次，2次索引およびクラスタ化索引の適用例を示す。
2. 内部および外部ハッシュ技術の理論と応用，ハッシュを使用した動的ファイルの拡張を説明する。
3. ハッシュ，圧縮，効率的なデータベース探索の3者間の関係を示す。
4. 物理データベース設計がデータベーストランザクションの効率に及ぼす影響を説明する。

デジタル論理 (CE-DIG) [コア] 最低履修時間：29 時間

- CE-DIG0歴史と概要 [1]
- CE-DIG1スイッチング理論 [2]
- CE-DIG2組合せ論理回路 [2]
- CE-DIG3組合せ回路のモジュラ設計 [4]
- CE-DIG4順序論理回路 [8]
- CE-DIG5デジタルシステムの設計 [12]
- CE-DIG6記憶素子 [選択]
- CE-DIG7モデリングとシミュレーション [選択]
- CE-DIG8形式的検証 [選択]
- CE-DIG9故障モデルとテスト [選択]
- CE-DIG10試験性を考慮した設計 [選択]

論理設計では、コンピュータや他の電子システムの設計におけるデジタル構成要素、ツール、技術を扱う。重点的に扱うのは、ブロック組立アプローチである。デジタル論理の設計は、電気技術者やコンピュータ科学者にはない、コンピュータ技術者に固有の知識領域であるため、この領域にはコアとなる履修内容が大量に含まれている。これらのコアユニットでは、スイッチング理論、組合せ論理回路、順序論理回路、記憶素子など、多様な基本トピックを扱う。

発展的なトピックには、プログラマブル論理や FPGA を使用した設計、モデリングとシミュレーション、デジタルシステムの設計、検証、故障モデルおよびテストなどが含まれる。

CE-DIG0 歴史と概要 [コア]

最低履修時間：1 時間

トピックス：

- ・ デジタル論理を学習する理由を示す。
- ・ デジタル論理の領域への貢献や影響が認められる人物について説明する。
- ・ 論理回路，スイッチング，メモリ，レジスタ，デジタルシステムなどの重要なトピック領域を示す。
- ・ 知識領域におけるブール論理の重要性について説明する。
- ・ 順序論理の意味と重要性に言及する。
- ・ ゲート，回路，組合せ回路，モジュールの意味を対照する。
- ・ メモリの本質は論理回路であることを示す。
- ・ 特殊な形態のメモリモジュールがレジスタを構成することを説明する。
- ・ モジュールと回路からシステムが構成される仕組みを説明する。
- ・ デジタル論理に関連する補完的教材を研究する。
- ・ コンピュータ工学におけるデジタル論理の目的と役割を説明する。

学習の目標：

1. デジタル論理に貢献した人物を数名挙げて，その功績を知識領域に関連付ける。
2. ブール論理がこの領域に重要な理由を説明する。
3. ゲートがデジタルシステムの基礎である理由を明らかにする。

4. 記憶素子とレジスタの違いを対照する。
5. 順序論理の応用分野を示す。
6. コンピュータ工学がデジタル論理を利用している状況を説明する。

CE-DIG1 スイッチング理論 [コア]

最低履修時間：2 時間

トピックス：

- ・数の体系とコード
- ・二進演算
- ・ブール代数とスイッチング代数
- ・スイッチング関数の表現と操作
- ・スイッチング関数の最小化
- ・不完全に指定されたスイッチング関数

学習の目標：

1. 二進数の体系と演算の演習を行う。
2. デジタル回路の基礎を成すスイッチング関数を導いて操作する。
3. スイッチング関数を変形して回路を簡素化する。

CE-DIG2 組合せ論理回路 [コア]

最低履修時間：2 時間

トピックス：

- ・基本的な論理ゲート (AND, OR, NOT, NAND, NOR, XOR)
- ・論理ゲートのネットワークによるスイッチング関数の実装
- ・2 レベルネットワーク (AND-OR, OR-AND, NAND-NAND, NOR-NOR)
- ・マルチレベルネットワーク
- ・論理ゲートの物理特性 (技術, ファンイン, ファンアウト, 伝搬遅延)
- ・タイミングハザードやグリッチの排除

学習の目標：

1. 論理ゲートのネットワークによりスイッチング関数を実装する。
2. 関連電子技術の基本特性 (伝搬遅延, ファンイン, ファンアウト, 電力損失, 雑音余裕など) を説明して応用する。

CE-DIG3 組合せ回路のモジュラ設計 [コア]

最低履修時間：4 時間

トピックス：

- ・中規模組合せ論理モジュールの設計
- ・マルチプレクサ, デマルチプレクサ, デコーダ, エンコーダ, コンパレータ
- ・演算機能 (加算器, 減算器, 桁上げ先見法)
- ・乗算器, 除算器
- ・演算および論理ユニット (ALU)
- ・論理モジュールを使用した組合せ回路の階層設計

学習の目標：

1. 小さいし中規模の論理関数を構成要素として利用している状況を分析して説明する。
2. 組合せ論理ネットワークを解析し, 階層型のモジュラアプローチで標準論理関数とカスタム論理関数を使用して設計する。

CE-DIG4 順序論理回路 [コア]

最低履修時間：8 時間

トピックス：

- ・有限状態機械 (FSM)，クロック制御なしとクロック制御付き
- ・ミーラーとムーアの FSM モデル
- ・FSM の振る舞いのモデリング：状態図と状態表，タイミング図，アルゴリズム形式の状態機械チャート
- ・同期回路と非同期回路の分析
- ・同期順序回路の設計：状態の最小化，状態割当て，次状態，出力方程式の実現
- ・順序機能ユニット：データレジスタ，シフトレジスタ，カウンタ，シーケンスディテクタ，シンクロナイザ，デバウンサ，コントローラ

学習の目標：

1. 同期機械と非同期機械の振る舞いを分析する。
2. 同期順序機械と非同期順序機械を合成する。

CE-DIG5 デジタルシステムの設計 [コア]

最低履修時間：12 時間

トピックス：

- ・デジタルシステムの階層型モジュラ設計
- ・HDL モデルからのデジタル回路の合成
- ・設計の原理と技法：概念レベルの結合（トップダウンとボトムアップ，分割統治，反復，デジタル構造による振る舞いの満足）
- ・機能ユニット，構成要素，LSI コンポーネント：加算器，シフタ，レジスタ，ALU，制御回路，トライステートデバイス，バス
- ・制御の概念：レジスタ転送の表記，主な制御状態，マイクロ操作のシーケンス，マイクロ操作の条件付き実行
- ・タイミングの概念：システムのタイミング従属性，シーケンス処理，クロック生成，分散，スキュー
- ・プログラマブル論理装置 (PLD) と FPGA，PLA，ROM，PAL，複雑な PLD

学習の目標：

1. デジタルシステムの設計原理と説明手法を応用する。
2. デジタルシステムにおける機能の構成要素と制御およびタイミングの概念を分析して設計する。
3. トップダウンとボトムアップの設計アプローチを使用して，複雑なデジタルシステム設計を階層的に開発する。
4. FPGA や PLD などのプログラム可能な装置を利用してデジタルシステム設計を実装する。

CE-DIG6 記憶素子 [選択]

トピックス：

- ・クロック制御なしの記憶装置とクロック制御付きの記憶装置（ラッチ，フリップフロップ回路）
- ・レベル感応とエッジ感応，親機と子機
- ・基本的なフリップフロップ回路（SR，D，JK，T）
- ・非同期フリップフロップ入力（プリセット，クリア）
- ・タイミング制約（セットアップタイム，ホールドタイム）と伝搬遅延

- ・データレジスタ（選択，クロック処理，タイミング）
- ・ランダムアクセスメモリ（RAM）

学習の目標：

1. 基本的な記憶素子の操作を設計して説明する。
2. 基本的な記憶素子を搭載した回路を分析する。
3. 基本的なタイミング問題の概念（設計プロセスにおけるクロック処理，タイミング制約，伝搬遅延など）を応用する。

CE-DIG7 モデリングとシミュレーション [選択]

トピックス：

- ・回路図の取得
- ・複雑なシステム用の階層型図式モデル
- ・ハードウェア記述言語（VHDL，Verilog）を使用したデジタルシステムのモデリング
- ・その他のモデリング技法（タイミング図，レジスタ転送言語，状態図，アルゴリズム状態機械）
- ・組合せ回路と順序回路の機能シミュレーション
- ・デジタル回路素子のタイミングモデル：伝搬遅延，立上り時間，立下り時間，セットアップタイム，ホールドタイム，パルス幅
- ・遅延を測定しタイミング制約を受ける信号を検討するタイミングシミュレーション
- ・シミュレーションテストベンチの設計

学習の目標：

1. 回路図を使用してデジタルシステムのモデリングとシミュレーションを行う。
2. VHDL や Verilog などのハードウェア記述言語を使用してデジタルシステムのモデリングとシミュレーションを行う。
3. デジタルシステムにおけるタイミング問題を理解し，デジタル回路シミュレーションを使用してこれらを検討する方法を学ぶ。

CE-DIG8 形式的検証 [選択]

トピックス：

- ・優れた設計と形式的検証との関係
- ・形式的検証，検証，テスト，信頼性の比較と対照
- ・モデルチェックによる検証
- ・証明による検証
- ・等価性チェックによる検証
- ・シミュレーションとテストベンチによる検証
- ・表明と検証言語による検証
- ・テストによる検証
- ・検証の経済学
- ・その他の検証：信号の整合性，仕様，信頼性，安全性，電力，冷却

学習の目標：

1. 優れた設計と形式的検証の違いを理解する。
2. 各種の検証を見分ける。

CE-DIG9 故障モデルとテスト [選択]

トピックス：

- ・論理（縮退）故障（単一および複数）
- ・その他の故障モデル（ブリッジ，オープン，遅延故障）
- ・歩留まりと故障レベル
- ・テスト範囲
- ・故障の等価性と優位性
- ・故障のシミュレーションと格付け
- ・テスト生成アルゴリズム（D アルゴリズムや PODEM など）
- ・自動テストパターン生成（ATPG）：疑似ランダム法，決定性テストパターン生成
- ・順序回路用のテスト生成アルゴリズム
- ・メモリのテスト
- ・PLA テスト

学習の目標：

1. デジタル回路で頻発する故障の種類と特徴を理解する。
2. テスト範囲の概念を理解して，縮退故障用のテスト範囲を広く確保するテストを実施する。
3. 故障シミュレーションや ATPG などのコンピュータ支援テストツールの役割を理解する。
4. 記憶装置と PLA をテストする基本的なアプローチを理解する。

CE-DIG10 試験性を考慮した設計 [選択]

トピックス：

- ・試験性の測定基準（可制御性，可観測性）
- ・走査および部分走査設計
- ・試験性技法を考慮した BIST やその他の設計
- ・境界走査と IEEE 1149.1 試験性標準
- ・特定目的の手法

学習の目標：

1. 試験性の測定基準を把握し，試験性の向上方法を理解する。
2. デジタル回路の試験性向上に使用する走査設計やその他の基本的な手法を理解する。
3. 内蔵セルフテストの概念とデジタル回路に使用する基本的な BIST アプローチを理解する。

離散数学(CE-DSC)－ 最低履修時間：23 時間

- CE-DSC0 歴史と概要 [1]
- CE-DSC1 関数、関係、集合 [6]
- CE-DSC2 数え上げの基礎 [4]
- CE-DSC3 グラフとツリー [4]
- CE-DSC4 帰納法 [2]
- CE-DSC5 推論 [6]
- CE-DSC6 ファジー集合 [選択]

離散数学は、コンピュータ工学の基礎となる分野であり、これには集合論、論理学、証明技法、グラフ理論、組合せ論理、帰納法などの重要な内容が含まれる。この知識領域は、データ構造やアルゴリズムの分野に広く関係する。コンピュータ工学が学問分野として成熟するにつれて、より洗練された分析技術が、現実の問題にまで影響を与える例が見られるようになった。現在の学生が、今後のコンピュータ技術を理解するためには、離散数学についての深い理解が必要とされる。

離散数学の学習は、コンピュータ工学の内容に沿って行う必要がある。学習にあたっては、可能な限り、現実の工学的状況・環境にも言及し、離散数学のトピックをコンピュータ工学のテーマと関連付けるべきである。単なる理論にとどまらず、応用にも重点を置く学習が重要である。

最後に、知識領域の境界は曖昧であることが多いが、離散数学は特にその傾向が強い。コンピュータ工学教育が対象とすべきであり、かつ、コンピュータ工学の教育に携わる者がその詳細を熟知しておくべき数学関連の学習内容はすでにまとめられている。しかし、個々の知識領域の境界線をどこに引くか、また、どのトピックを数学の補完的内容として位置づけるか、については、ある程度曖昧にならざるを得ない。

CE-DSC0 歴史と概要 [コア]

最低履修時間：1 時間

トピックス：

- ・知識テーマ（集合，論理，関数，グラフ）
- ・この分野に貢献した人物
- ・コンピュータ工学における離散数学の目的と役割
- ・離散時間モデルと連続時間モデルの対照

学習の目標：

1. 離散数学に関連するテーマを関連付ける。
2. この分野に貢献した人物を挙げる。
3. 離散モデルと連続モデルの違いを明らかにする。
4. コンピュータ工学が離散数学を利用する方法を説明する。

CE-DSC1 関数，関係，集合 [コア]

最低履修時間：6 時間

トピックス：

- ・関数（1 対 1，全射，逆，合成）

- ・ 関係（反射，対称，推移，等価）
- ・ 離散関数，連続関数，関係
- ・ 集合（ベン図，補集合，デカルト積，べき集合）
- ・ 濃度と可算性

学習の目標：

1. 関数，関係，集合の基本的な用語を例示する。
2. 関数，関係，集合に関連する操作を例示する（離散と連続の両方）。
3. 実践的な例を関数，関係，集合のモデルに関連付けて，関連する操作と用語をその文脈内で解釈する。
4. 関数と関係をコンピュータ工学分野の問題に適用する。

CE-DSC2 数え上げの基礎 [コア]

最低履修時間：4 時間

トピックス：

- ・ 順列と組合せ
- ・ 数え上げ論法：和と積の法則
- ・ 鳩の巣原理
- ・ 関数の生成
- ・ コンピュータ工学への応用

学習の目標：

1. 集合の順列と組合せを計算する。
2. 具体的な数え上げ応用例を用いてそれらの意味を理解する。
3. 鳩の巣原理の応用例を挙げる。
4. 数え上げ原理をコンピュータ工学分野の問題に適用する。

CE-DSC3 グラフとツリー [コア]

最低履修時間：4 時間

トピックス：

- ・ 木
- ・ 無向グラフ
- ・ 有向グラフ
- ・ 全域木
- ・ 最短経路
- ・ オイラー経路とハミルトン経路
- ・ 巡回戦略

学習の目標：

1. グラフ理論の基本用語を例を用いて説明する。
2. グラフ理論の性質と特殊例を示す。
3. コンピュータ工学上の問題をグラフや木を用いてモデル化する。
4. グラフと木をデータ構造，アルゴリズム，数え上げに関係付ける。
5. グラフと木をコンピュータ工学分野の問題に適用する。

CE-DSC4 帰納法 [コア]

最低履修時間：2 時間

トピックス：

- ・ 数学的帰納法と強帰納法

- ・含意，逆，否定，対偶，否定，矛盾の概念
- ・形式的証明の構造
- ・直接的な証明
- ・反例，対偶，背理法による証明

学習の目標：

1. 背理法と数学的帰納法による証明技法を使用して，基本的な定理の証明を概説する。
2. 各種の証明技法を使用して問題を解決する。
3. 証明技法をコンピュータ工学分野の問題に適用する。

CE-DSC5 推論 [コア]

最低履修時間：6 時間

トピックス：

- ・アナロジー
- ・帰納法
- ・還元法
- ・自動定理証明
- ・人工知能

学習の目標：

1. 推論がコンピュータ工学に展開される様々な状況において機器，コンピューティング能力，ソフトウェアに関連する技術的影響を確認する。
2. 様々なコンピュータ工学機器における推論の利用可能性を確認する。
3. コンピュータ工学の各領域に推論を展開することの職業上，法律上，倫理上の影響を議論する。
4. 要求される応答を実現するために推論を安心して利用できる場合をコンピュータ工学の応用分野から選んで説明する。
5. 要求される応答を実現するにあたり，推論の信頼性が不明確である場合を理由を添えて説明する。
6. 発見的アルゴリズムの必要性を推論の一般的な状況を背景に説明する。
7. 最適な推論と人間的な推論，最適な振る舞いと人間的な振る舞いの違いを明らかにする。

CE-DSC6 ファジー集合 [選択]

トピックス：

- ・ファジー集合の基本概念
- ・ファジー集合とクリस्प集合
- ・和集合、共通集合、補集合
- ・ファジー集合の基本演算（代数和、代数積、限界和、限界差、限界積、激烈和、激烈積）
- ・ド・モルガンの法則

学習の目標：

1. ファジー集合がコンピュータ工学に展開される様々な状況において機器，コンピューティング能力，ソフトウェアに関連する技術的影響を確認する。
2. 様々なコンピュータ工学機器におけるファジー集合の利用可能性を確認する。

デジタル信号処理(CE-DSP)ー 最終履修時間：17 時間

- CE-DSP0 歴史と概要 [1]
- CE-DSP1 理論と概念 [3]
- CE-DSP2 デジタルスペクトル解析 [1]
- CE-DSP3 離散フーリエ変換 [4]
- CE-DSP4 デジタルフィルタ [8]
- CE-DSP5 サンプリング [選択]
- CE-DSP6 変換 [選択]
- CE-DSP7 離散時間信号 [選択]
- CE-DSP8 窓関数 [選択]
- CE-DSP9 たたみこみ [選択]
- CE-DSP10 音声処理 [選択]
- CE-DSP11 画像処理 [選択]

デジタル信号処理は、データの変換、合成および分析に適用される。例えば、通信チャネルのモデリングを行う際には、フィルタ、ジェネレータ、アナライザを使用して音声、画像および動画の処理時に、ノイズの除去や付加、測定を行うことができる。デジタル信号処理は、領域ごとに異なる記号処理を行うこともできる。記号処理は、通常、入出力に使用するデータに応じて命名されている。例えば、数値データを入力して記号データを出力する場合は、この分野を「パターン認識」と呼ぶ。音声を入力して文字を出力する場合は「音声認識」、画像を入力して記号を出力する場合は「コンピュータビジョン」または「マシンビジョン」である。一方、文字を入力して音声を出力する場合は「音声合成」と呼ぶ。デジタル信号処理という用語を最も広く解釈した場合、上記の分野は、いずれもデジタル信号処理分野の選択科目とすることができる。

大ざっぱに言えば、デジタル数値信号処理は、データの次元数の関数と見なすことができる。1次元の場合、信号は任意の一価数値関数から生成したり、任意の時変エネルギー形態から数値化できる。この例としては、圧力波（音声など）、センサ測定（温度、射程、速度）、センサ融合（単一のモデルと複数のセンサを元に姿勢の状態を評価する仕組み）などが挙げられる。2次元の場合、デジタル信号処理は画像を扱う数値データ処理の一種である（通常は「画像処理」と呼ばれる）。3次元の場合、デジタル信号処理は「画像シーケンス処理」や「動画処理」と呼ばれることもある。

デジタル信号処理は、幅広い分野であるため、コア以外のトピックの選択によって、プログラムに様々なバリエーションが生まれる可能性がある。

CE-DSP0 歴史と概要 [コア]

最低履修時間：1 時間

トピックス：

- ・ デジタル信号処理とマルチメディアを学習する理由を示す。
- ・ デジタル信号処理とマルチメディアの領域への貢献や影響が認められる人物について説明する。
- ・ デジタルオーディオ，マルチメディア，ウェーブテーブル，デジタルフィルタ，画像表示，彩色および無彩色照明，閾値などの重要なトピック領域を

示す。

- ・アナログ信号とデジタル信号の意味を対照する。
- ・変換を利用する必要性と、それがアナログとデジタルで異なる理由を説明する。
- ・この分野と単純なグラフィックスとの関連を示す。
- ・画像処理とコンピュータグラフィックスを対照する。
- ・変換に使用する技法（フーリエ変換，ラプラス変換，ウェーブレット変換など）を挙げる。
- ・デジタル信号処理とマルチメディアに関連する補完的教材を研究する。
- ・コンピュータ工学におけるデジタル信号処理とマルチメディアの目的と役割を説明する。

学習の目標：

1. デジタル信号処理とマルチメディアに貢献した人物を数名挙げて，その功績を知識領域に関連付ける。
2. アナログ信号とデジタル信号の違いを理解する。
3. 画像処理とコンピュータグラフィックスの違いを明らかにする。
4. フィルタの特性（特にローパスフィルタとハイパスフィルタ）を示す。
5. コンピュータ工学がデジタル信号処理とマルチメディアを利用している状況を説明する。

CE-DSP1 理論と概念 [コア]

最低履修時間：3 時間

トピックス：

- ・サンプリング定理
- ・ナイキスト周波数
- ・エイリアシング
- ・時間領域と周波数領域の関係
- ・因果律の原理（離散スペクトル，連続スペクトルなど）

学習の目標：

1. サンプリング定理について説明する。
2. 時間領域と周波数領域を区別する。
3. 離散スペクトルと連続スペクトルの問題例を対照する。

CE-DSP2 デジタルスペクトル解析 [コア]

最低履修時間：1 時間

トピックス：

- ・スペクトル表示
- ・スペクトル解析
- ・周期信号のスペクトル
- ・衝撃波と方形波のスペクトル
- ・フィルタリング
- ・補間

学習の目標：

1. 周期信号のスペクトルを説明する。
2. 衝撃波と方形波のスペクトルを対照する。
3. フィルタリングの重要性を説明する。

CE-DSP3 離散フーリエ変換 [コア]

最低履修時間：4 時間

トピックス：

- ・ 離散フーリエ変換（DFT）の定義
- ・ 元領域と変換領域の関係
- ・ DFT のアルゴリズム
- ・ 線形たたみこみ
- ・ DFT をフーリエ変換や高速フーリエ変換（FFT）と対照する。
- ・ DFT を利用したフィルタリング
- ・ 長いデータシーケンスのフィルタリング

学習の目標：

1. 信号処理におけるフーリエ変換の目的を説明する。
2. FFT の利点を説明する。
3. FFT と DFT の違いを説明する。
4. DFT がフィルタリングを行う仕組みを理解する。

CE-DSP4 デジタルフィルタ [コア]

最低履修時間：8 時間

トピックス：

- ・ 離散時間システムの周波数応答
- ・ 再帰フィルタの設計
- ・ 非再帰フィルタの設計
- ・ ウィンドウ処理
- ・ FIR フィルタ，周波数応答と位相応答，時間領域マルチタップフィルタ，表面弾性波フィルタ
- ・ z 平面のポールとゼロ
- ・ IIR フィルタ，周波数応答と位相応答
- ・ IIR フィルタの設計

学習の目標：

1. z 変換領域における周波数選択フィルタを理解する。
2. 所定の周波数特性を持つデジタルフィルタを設計する。

CE-DSP5 サンプリング [選択]

トピックス：

- ・ 反復時系列という仮定条件の影響
- ・ 時間信号のグループサンプリング
- ・ グループのサイズとスペクトルへの影響
- ・ サンプリング対象信号
- ・ 周期信号
- ・ 非周期信号
- ・ 分光写真

学習の目標：

1. サンプリングレート引き上げのメリットとデメリットを説明する。
2. 時間信号をグループサンプリングするメリットを説明する。
3. グループのサイズと信号スペクトルへの影響を対照する。

4. 周期信号をサンプリングするメリットを示す。
5. 非周期信号のサンプリング時の課題を示す。

CE-DSP6 変換 [選択]

トピックス：

- ・ z 変換の概念と特性
- ・ 逆 z 変換
- ・ 差分方程式
- ・ 離散フーリエ変換
- ・ 逆 DFT
- ・ 高速フーリエ変換のクラス
- ・ 逆 FFT 法
- ・ FFT を利用した高速たたみこみ
- ・ パワースペクトル密度
- ・ FFT を利用した周波数シフト
- ・ FFT を利用したフィルタリング
- ・ 加法合成
- ・ 減法合成

学習の目標：

1. 変換の概念，特性，用途を理解する。
2. z 変換と等角写像の関係を理解する。
3. 離散フーリエ変換とその重要性を理解する。
4. 高速フーリエ変換とその重要性を理解する。
5. 加法合成と減法合成の違いを理解する。
6. 加法合成と減法合成における FFT の役割を理解する。

CE-DSP7 離散時間信号 [選択]

トピックス：

- ・ 信号の表現
- ・ 信号のサンプリング
- ・ 量子化
- ・ エイリアシング
- ・ 差分方程式

学習の目標：

1. 信号の離散時間表現を理解する。
2. サンプリングと量子化に起因するエラーを理解する。

CE-DSP8 窓関数 [選択]

トピックス：

- ・ 窓関数の定義
- ・ 窓関数の目的
- ・ 信号の圧縮と変換の特性
- ・ 窓関数とスペクトルへの影響
- ・ 窓関数と DFT

学習の目標：

1. 窓関数の定義を理解する。

2. 窓関数がデジタル信号処理に重要な理由を説明する。
3. 窓関数に変換特性を向上させる仕組みを説明する。

CE-DSP9 たたみこみ [選択]

トピックス：

- ・インパルス応答
- ・たたみこみ積分
- ・物理的に実現可能なシステム
- ・グラフ法

学習の目標：

1. たたみこみ技法を使用して回路を解析する。
2. グラフ法を使用してたたみこみを表現する。

CE-DSP10 音声処理 [選択]

トピックス：

- ・音声符号化
- ・音声符号化と MPEG アルゴリズム
- ・音声の向上
- ・適応雑音消去
- ・音声認識

学習の目標：

1. 音声符号化の目的を説明する。
2. デジタル技法が音声信号を向上させる仕組みを説明する。
3. デジタル技法が音声処理時に雑音を消去する仕組みを説明する。

CE-DSP11 画像処理 [選択]

トピックス：

- ・ A/D 変換
- ・サンプリングと画像の整合性
- ・画像の平滑化とローパスフィルタ
- ・再構成フィルタリングと向上フィルタリング
- ・ノイズと画像
- ・空間周波数

学習の目標：

1. サンプリングが画像の整合性に及ぼす影響を説明する。
2. ローパスフィルタリングにより画像の平滑化が実現する仕組みを説明する。
3. 再構成フィルタと向上フィルタを対照する。
4. 画像のノイズを最小化する方法を説明する。

組込みシステム(CE-ESY)－最低履修時間：30 時間

- CE-ESY0 歴史と概要 [1]
- CE-ESY1 低電力コンピューティング [1]
- CE-ESY2 高信頼性システムの設計 [1]
- CE-ESY3 組込み用アーキテクチャ [3]
- CE-ESY4 組込み用開発環境 [2]
- CE-ESY5 組込み用ライフサイクル [1]
- CE-ESY6 組込み用要件分析 [2]
- CE-ESY7 組込み用仕様定義 [2]
- CE-ESY8 組込み用構造設計 [2]
- CE-ESY9 組込み用テスト [3]
- CE-ESY10 組込み用プロジェクト管理 [1]
- CE-ESY11 並行開発（ハードウェア、ソフトウェア） [1]
- CE-ESY12 実装 [2]
- CE-ESY13 リアルタイムシステム設計 [2]
- CE-ESY14 組込みマイクロコントローラ [2]
- CE-ESY15 組込みプログラム [2]
- CE-ESY16 設計手法 [1]
- CE-ESY17 ツールによるサポート [1]
- CE-ESY18 ネットワーク型組込みシステム [選択]
- CE-ESY19 インタフェースシステムと混合信号システム [選択]
- CE-ESY20 センサ技術 [選択]
- CE-ESY21 デバイスドライバ [選択]
- CE-ESY22 メンテナンス [選択]
- CE-ESY23 専門システム [選択]
- CE-ESY24 信頼性とフォールトトレランス [選択]

今日の電気・電子装置や機器のほとんどすべてに、組込みシステムが使われている。携帯電話、自動車、トースター、テレビ、航空機、医療機器の他にも、数多くの機器や製品、装置が組込みシステムを搭載している。このようなシステムには、マイクロコントローラ、組込みプログラム、リアルタイムオペレーティングシステムなどが必要とされる。これらのシステムには、最大限実現可能な水準の信頼性を備えた製品を開発する努力が要求されるが、それにはシステム設計と設計手法に最大の注意を払う必要がある。実際、このようなシステムの設計には、低電力システムの設計とツールによるサポートが大きく影響している。

CE-ESY0 歴史と概要 [コア]

最低履修時間：1 時間

トピックス：

- ・組込みシステムを学習する理由を示す。
- ・組込みシステムの領域への貢献や影響が認められる人物について説明する。
- ・言語とハードウェア間の対応付け，分類，ソフトウェア工学の影響，応用分野

と技法，ツールによるサポートなどの重要なトピック領域を示す。

- ・組込みシステムと他のコンピュータシステムを対照する。
- ・組込みシステムに応用するプログラミングの役割と関連する言語に言及する。
- ・組込みシステムに関連する補完的教材を研究する。
- ・コンピュータ工学における組込みシステムの目的と役割を説明する。

学習の目標：

1. 組込みシステムに貢献した人物を数名挙げて，その功績を知識領域に関連付ける。
2. 組込みシステムの意味を説明する。
3. 組込みシステムが重要な理由を説明する。
4. プログラミング言語と組込みシステムの関係性を説明する。
5. コンピュータ工学が組込みシステムを利用している状況を説明する。

CE-ESY1 低電力コンピューティング [コア]

最低履修時間：1 時間

トピックス：

- ・エネルギー消費源：トグル処理，漏電
- ・命令レベルの電力管理戦略：機能ユニット管理
- ・メモリシステムの電力消費：キャッシュ，オフチップメモリ
- ・複数プロセスの電力消費
- ・システムレベルの電力管理：決定論手法，確率論手法

学習の目標：

1. 低電力コンピューティングが重要な理由を理解する。
2. エネルギー消費源を特定する。
3. 設計抽象化の各レベルでのエネルギー消費対策を確認する。

CE-ESY2 高信頼性システムの設計 [コア]

最低履修時間：1 時間

トピックス：

- ・ハードウェアの過渡的障害と永続的障害
- ・ソフトウェアエラーの発生源
- ・高信頼システム設計における設計確認の役割
- ・フォールトトレランス技法
- ・組込みコンピュータの既知の障害

学習の目標：

1. 組込みコンピューティングシステムにおける各種の障害発生源を理解する。
2. 問題発見戦略を確認する。
3. 問題の影響を最小化する戦略を確認する。

CE-ESY3 組込み用アーキテクチャ [コア]

最低履修時間：3 時間

トピックス：

- ・性能，能力，コスト面から見た多重プロセッサの重要性
- ・単一バスシステム用のハードウェアとソフトウェアのパーティショニング
- ・汎用アーキテクチャ
- ・多重プロセッサとしての FPGA プラットフォーム

学習の目標：

1. 組み込みシステムにおける多重プロセッサの使用方法を理解する。
2. 多重プロセッサにおける CPU とワイヤードロジックのトレードオフを確認する。
3. 基本的な設計技法を理解する。

CE-ESY4 組み込み用開発環境 [コア]

最低履修時間：2 時間

トピックス：

- ・クロス開発環境とデバッガ・モニタ
- ・プログラミングと単体テスト
- ・システムおよびソフトウェアの分析・設計
- ・ソフトウェアおよびシステムのテスト
- ・アプリケーションのテストと品質評価ベンチ
- ・マネジメントおよび協調支援

CE-ESY5 組み込み用ライフサイクル [コア]

最低履修時間：1 時間

トピックス：

- ・ライフサイクルの性質，ライフサイクルモデルの役割，ライフサイクルに関連する品質，システムサイズがライフサイクルモデル選択とシステムの性質に及ぼす影響，機動性問題
- ・ライフサイクルの各種モデル：長所と短所
- ・プロセスの概念：プロセス改善，基礎としての情報，情報収集
- ・成熟度のモデル，標準，ガイドライン

CE-ESY6 組み込み用要件分析 [コア]

最低履修時間：2 時間

トピックス：

- ・システム分析：必要性の識別，実現可能性の検討，経済性の検討
- ・要件の性質：機能要件と機能以外の要件
- ・要件決定のアプローチ：分析作業とその要素（コミュニケーションと情報収集を含む）
- ・プロトタイプング，シミュレーション，モデリング
- ・人的要因
- ・スキルの蓄積
- ・専門家の役割と経験
- ・機能以外の要件，可能性の範囲，資格問題
- ・人的要因問題：標準，ユーザインタフェースの設計
- ・個別のアプリケーション，コンピュータシステムの構築（デスクトップ PC，ノート PC，ハンドヘルドデバイス，デジタルカメラ，携帯電話，テレビ電話など）

CE-ESY7 組み込み用仕様定義 [コア]

最低履修時間：2 時間

トピックス：

- ・機能仕様とそれ以外の仕様：各種のアプローチと可能性

- ・仕様に関連する品質，整合性，一貫性，単純性，検証可能性，設計の基礎，障害に備えた仕様
- ・仕様に基づいたテスト：テストに関連した独立性の役割，安全性ケース
- ・こうしたテストの限界
- ・低下運転モード：可能性，この状況でのテスト

CE-ESY8 組込み用構造設計 [コア]

最低履修時間：2 時間

トピックス：

- ・システムとサブシステムへの分割の基礎，その判断の基礎
- ・高品質設計の要素
- ・コンピュータシステム工学で採用するシステムレベル設計戦略（長所と短所を含む），障害に備えた診断機能の実装，ハードウェアおよびソフトウェアインタフェースの特殊な問題
- ・信頼性実現に関連する設計問題，冗長性の役割，設計の独立性，関連性の分離，サブシステムの仕様，下請業者の選択
- ・アーキテクチャ設計の各種アプローチ，その長所と短所
- ・性能対策（信頼性や安全性など）を実現する設計
- ・共通原因故障の概念
- ・障害モード，フォールトトレラント設計のアプローチ，障害の対処

CE-ESY9 組込み用テスト [コア]

最低履修時間：3 時間

トピックス：

- ・テストの性質，ライフサイクル全体での実施，効率的かつ効果的なプロセス
- ・テスト計画，その目的と性質
- ・ホワイトボード，ブラックボード，回帰テスト，ストレステスト，インタフェーステスト
- ・効率的かつ効果的な開発をサポートするツール（回帰テストなど）
- ・システムレベルのテストと診断
- ・プリント回路基板，MCM，コアベースのテスト
- ・ソフトウェアテスト

CE-ESY10 組込み用プロジェクト管理 [コア]

最低履修時間：1 時間

トピックス：

- ・システム工学におけるプロジェクト管理の性質，基本原理
- ・チーム編成，ソフトウェアプロジェクト管理の難しさ
- ・資源配分
- ・意思決定をチームに割り当てる：問題と選択肢
- ・ガントチャート：プロジェクト計画，コスト計算，チームワーク
- ・プロジェクト管理情報の確保，仕様へのタイムリーな準拠，タイムリーな引き渡し
- ・標準，法的要件，コンサルタント，下請業者，それらの利用と管理
- ・管理サポートの測定基準の役割

CE-ESY11 並行開発（ハードウェア，ソフトウェア）[コア]

最低履修時間：1 時間

トピックス：

- ・ハードウェアとソフトウェアの並行開発の重要性を高めるような性能制約のある応用分野（スピーチコーダーや無線モデムなど）
- ・ハードウェアによるリアルタイム機能の需要
- ・ハードウェアとソフトウェアの共同設計

CE-ESY12 実装 [コア]

最低履修時間：2 時間

トピックス：

- ・個別の目的に適した技術の選択
- ・高速アプリケーション開発
- ・関連する標準と文書化の役割
- ・性能レベルの保証，テストの性質，回帰テスト
- ・技術に固有な問題

CE-ESY13 リアルタイムシステム設計 [コア]

最低履修時間：2 時間

トピックス：

- ・コンテキスト切り替え機構
- ・スケジューリングポリシー
- ・レート単調スケジューリング：理論と実践
- ・優先順位反転
- ・その他のスケジューリングポリシー（EDF など）
- ・メッセージ通過と共有メモリ通信
- ・プロセス間通信スタイル（メールボックス，RPC など）

学習の目標：

1. RTOS とワークステーションやサーバの OS を区別する。
2. リアルタイムスケジューリングと従来型 OS のスケジューリングを区別する。
3. 主なリアルタイムスケジューリングポリシーを理解する。
4. プロセス間通信の仕組みを理解する。

CE-ESY14 組込みマイクロコントローラ [コア]

最低履修時間：2 時間

トピックス：

- ・基本的なコンピュータシステムの構成：CPU，メモリ，バス上の I/O 装置
- ・マイクロコントローラで使用されている CPU ファミリー：4 ビット，8 ビット，16-32 ビット
- ・基本的な I/O 装置：タイマとカウンタ，GPIO，A/D，D/A
- ・ポーリング対象 I/O と割込み駆動型 I/O
- ・割込みの構成：ベクトル割込みと優先順位付き割込み
- ・DMA 転送
- ・メモリ管理ユニット
- ・メモリ階層とキャッシュ

学習の目標：

1. I/O とメモリを備えて完結したシステムを例に取って CPU を理解する。
2. CPU がデバイスを通じて外界と通信する方法を理解する。
3. メモリシステムの設計（キャッシュ，メモリ管理）がプログラムの設計と性能に及ぼす影響を理解する。

CE-ESY15 組み込みプログラム [コア]

最低履修時間：2 時間

トピックス：

- ・プログラム翻訳プロセス：コンパイル，アセンブリ，リンク
- ・プログラムの表現：データフローと制御フロー
- ・アセンブリ言語とリンクの基本概念：ラベル，アドレス管理
- ・コンパイル作業：メモリへの変数のマッピング，データ構造の管理，制御構造の翻訳，表現式の翻訳
- ・コンパイラが制御可能なものと不可能なもの，アセンブリ言語によるコーディングが妥当な場合

学習の目標：

1. 高水準言語のプログラムが実行形式のコードに変換される仕組みを理解する。
2. コンパイラ的能力と限界を理解する。
3. コンパイラや手作業でプログラムを操作する時に使用するプログラムの基本的な表現を理解する。

CE-ESY16 設計手法 [コア]

最低履修時間：1 時間

トピックス：

- ・多人数による設計プロジェクト
- ・期限と予算を順守した設計
- ・設計レビュー
- ・エラー率と発生源の追跡
- ・変更管理

学習の目標：

1. 現実世界のプロジェクトが教室内のプロジェクトと異なる理由を理解する。
2. この方法論の重要な目標を確認する。
3. 設計の追跡と文書化の重要性を理解する。

CE-ESY17 ツールによるサポート [コア]

最低履修時間：1 時間

トピックス：

- ・コンパイラとプログラミング環境
- ・論理アナライザ
- ・RTOS ツール
- ・電力解析
- ・ソフトウェア管理ツール
- ・プロジェクト管理ツール

学習の目標：

1. システム開発におけるハードウェアとソフトウェアのツールの役割を理解する。

2. この方法論をサポートするツールの使い方を理解する。

CE-ESY18 ネットワーク型組込みシステム [選択]

トピックス：

- ・ネットワーク型組込みシステムを使う理由
- ・ネットワーク型組込みシステムの例：自動車，工場自動化システム
- ・OSI 参照モデル
- ・ネットワーク組織の種類
- ・ネットワーク性能解析
- ・インターネットプロトコルの基本原理
- ・インターネット対応組込みシステム

学習の目標：

1. ネットワークが組込みシステムの構成要素となっている理由を理解する。
2. ネットワーク型組込みシステムにおけるハードウェアとソフトウェアの役割を理解する。
3. 組込みコンピューティング用ネットワークとインターネットネットワークを比較する。

CE-ESY19 インタフェースシステムと混合信号システム [選択]

トピックス：

- ・D/A 変換
- ・A/D 変換
- ・インタフェースにおけるアナログ処理とデジタル処理を区分する方法
- ・デジタル処理とリアルタイムの検討事項

学習の目標：

1. インタフェースにおけるアナログ処理とデジタル処理の長所と短所を理解する。
2. A/D 変換と D/A 変換の基礎を理解する。

CE-ESY20 センサ技術 [選択]

トピックス：

- ・センサの種類と用途
- ・光センサ、圧力センサ
- ・MEMS
- ・センサの精度と補正

CE-ESY21 デバイスドライバ [選択]

トピックス：

- ・デバイスドライバの目的と種類
- ・デバイスドライバの構造
- ・割り込みハンドラ

CE-ESY22 メンテナンス [選択]

トピックス：

- ・ハードウェアアップグレード時やツール開発時などに一部のシステムで不可欠なメンテナンス
- ・メンテナンスに関連する振る舞いのパターン（ハードウェア，ソフトウェア，

通信，トレンド)

- ・メンテナンス通知の測定基準（ボトルネック）
- ・メンテナンスの性質：欠陥の削除，アップグレード，機能向上
- ・影響分析，メンテナンスに関連する意思決定，構成制御委員会の役割
- ・工学システムにおける構成管理とバージョン管理，その必要性，それに関連する問題，保持する情報の性質，法的要件，災害対策計画
- ・ツールによるサポートとその性質
- ・将来の再利用に向けたスキルの蓄積，問題，バランス，選択肢

CE-ESY23 専門システム [選択]

トピックス：

- ・リスクとハザードの分析，リスク緩和戦略，リスク管理，実装の影響，予備ハザード分析の役割
- ・整合性レベルの概念：定量化とそれがライフサイクル問題に及ぼす影響
- ・安全性重視，安全性計画の概念
- ・セキュリティ重視システムとその他の高整合性システム，高整合性機能：性能の保証
- ・整合性レベルの達成に必要な主要機能に基づく設計
- ・高性能レベルの達成に向けた各種戦略。安全性，信頼性，セキュリティの実装
- ・整合性レベルの達成に適したアプローチをライフサイクル全体で選択する
- ・国際標準，法的要件

CE-ESY24 信頼性とフォールトトレランス [選択]

トピックス：

- ・信頼性と可用性のモデリング
- ・ハードウェア冗長性アプローチ
- ・エラー検出とコード訂正
- ・ハードウェア障害を許容するソフトウェアアプローチ
- ・ソフトウェア信頼性モデル
- ・ソフトウェアフォールトトレランス手法（N バージョンプログラミング，回復ブロック，ロールバックと回復）
- ・オペレーティングシステムとデータ構造におけるフォールトトレランス
- ・データベースと分散システムにおけるフォールトトレランス
- ・トランザクション処理システムにおけるフォールトトレランス
- ・航空宇宙，通信，工業制御向けのフォールトトレラントシステム

ヒューマンコンピュータインタラクション(CE-HCI) –最低履修時間：7時間

- CE-HCI0 歴史と概要 [1]
- CE-HCI1 ヒューマンコンピュータインタラクションの基礎 [1]
- CE-HCI2 グラフィカルユーザインタフェース [1]
- CE-HCI3 I/O 技術 [1]
- CE-HCI4 人間中心のソフトウェア評価 [1]
- CE-HCI5 インテリジェントシステム [1]
- CE-HCI6 人間中心のソフトウェア開発 [1]
- CE-HCI7 対話型グラフィカルユーザインタフェースの設計 [選択]
- CE-HCI8 グラフィカルユーザインタフェースのプログラミング [選択]
- CE-HCI9 グラフィックスと可視化 [選択]
- CE-HCI10 マルチメディアシステム [選択]
- CE-HCI11 次世代インタラクション [選択]
- CE-HCI12 インタラクションデザイン [選択]
- CE-HCI13 バーチャルリアリティ [選択]

大画面や小画面向けのディスプレイ、アラーム、インタフェースの設計と開発（一部にインタラクションを含む）は、ヒューマンコンピュータインタフェースとコンピュータインタラクションの学習で扱う。この分野ではソフトウェア指向が強まっており、心理学的知見に沿った設計が求められるようになってきている。さらに、この分野では、色覚異常や聴力障害などを含む人間の多様性についての認識も進んでおり、このような状況の中で、マルチメディアが重要な役割を果たしている。ただし、アプリケーションによっては、信頼性に加えて、安全性やセキュリティなどの他の性能にも厳しい要件を求めるものがあることに留意する必要がある。

この知識領域で重点を置くべき内容は、多様な表示に対する人間の反応と、対話の中での人間の行動についての理解である。これらの学習に基づいて、学生には、インタラクションの実現を含むインタフェースの評価の基本を理解することが求められる。また、様々なシステムにおけるインタフェース設計・開発・メンテナンスのベストプラクティスをふまえた原理原則やガイドラインの理解も必要である。

CE-HCI0 歴史と概要 [コア]

最低履修時間：1時間

トピックス：

- ・ヒューマンコンピュータインタラクションを学習する理由を示す。
- ・ヒューマンコンピュータインタラクションの領域への貢献や影響が認められる人物について説明する。
- ・基本要素，人間工学的設計，グラフィカルインタフェースといった HCI の重要な検討事項を示す。
- ・工学設計にヒューマンインタラクションを反映させる方法を対照する。
- ・小画面設計と大画面設計の利点をいくつか挙げる。
- ・工学設計を HCI に照らし合わせて評価する方法を説明する。
- ・ヒューマンコンピュータインタラクションに関連する補完的教材を研究する。

- ・コンピュータ工学におけるヒューマンコンピュータインタラクションの目的と役割を説明する。

学習の目標：

1. ヒューマンコンピュータインタラクションに貢献した人物を数名挙げて、その功績を知識領域に関連付ける。
2. HCI を定義する。
3. 工学において HCI 設計が必要な理由を説明する。
4. 小画面グラフィカルユーザインタフェースを採用する理由を挙げる。
5. 大画面グラフィカルユーザインタフェースを採用する理由を挙げる。
6. HCI の原理を利用して工学設計を評価する方法の例を挙げる。
7. コンピュータ工学がヒューマンコンピュータインタラクションを利用している状況を説明する。

CE-HCI1 ヒューマンコンピュータインタラクションの基礎 [コア]

最低履修時間：1 時間

トピックス：

- ・動機：コンピュータ工学におけるヒューマンインタフェースの重要性、小画面と大画面の問題
- ・可能性の範囲：文字ベースのシステム、グラフィックス、音声、アニメーション、動画の使用、マルチメディアの可能性、各アプローチの長所と短所
- ・インタフェースの一例としてのウェブ
- ・人間中心の開発と評価
- ・ヒューマンパフォーマンスモデル：知覚、動き、認識、文化、コミュニケーション、組織
- ・人間の多様性への対応、マルチメディアの役割
- ・コンピュータ工学における優れたヒューマンコンピュータインタラクションの設計の原理、工学上のトレードオフ
- ・使用性試験入門
- ・各種ツールの役割と使用

学習の目標：

1. 人間とソフトウェアのインタラクションを解析する概念語彙の開発：アフォーダンス、概念モデル、フィードバックといった用語など。
2. ヒューマンコンピュータインタフェースの開発に関連する心理学的、社会的インタラクションの基礎科学をまとめる。
3. 仮説の役割と、相関関係の役割を確認する実験結果を区別する。
4. (a) 多様な文化におけるアイコン、記号、語、色の多様な解釈と (b) 人間の多様性を背景にしたそれらの多様な解釈を区別する。
5. 人間の多様性を考慮しながら既存のソフトウェアアプリケーション用に単純な使用性試験を開発して実施する。

CE-HCI2 グラフィカルユーザインタフェース [コア]

最低履修時間：1 時間

トピックス：

- ・グラフィカルユーザインタフェース (GUI) の開発例 (文字表示, アラームを使用したインタフェース, 動きを示す表示, インタラクションを示す表示を含む)

- ・ GUI を使用した設計の原理，フォールトトレランスを含むインタラクションに関連する原理
- ・ GUI ツールキット
- ・ 様々な状況での音声とマルチメディアの使用に関連する原理，関連ツールの利用
- ・ ウェブインタフェース設計の原理，小画面とモバイル機器用のウェブインタフェース
- ・ 関連ツールの利用

学習の目標：

1. コンピュータ工学の各応用分野に関連する効果的な GUI 設計の基本原理を確認する。
2. GUI ツールキットを使用して，GUI をサポートする単純なアプリケーションを作成する。
3. GUI の構成に関する基本設計原理の影響例を示す。
4. 各インスタンス用の単純な使用性試験を実施して結果を比較する。

CE-HCI3 I/O 技術 [コア]

最低履修時間：1 時間

トピックス：

- ・ インテリジェントシステムに展開可能な技術と技法の範囲：画像処理，音声処理，専用センサ
- ・ 位置認識コンピューティングの技術，位置情報システムの役割，その他の可能性
- ・ 関連技術の概要：長所と限界
- ・ ソフトウェアサポートと関連ツールの利用可能性

学習の目標：

1. インテリジェントシステム関連の各種技術を展開する状況を確認する。
2. 利用可能な技法と技術の長所と限界を認識する。

CE-HCI4 人間中心のソフトウェア評価 [コア]

最低履修時間：1 時間

トピックス：

- ・ 評価目標の設定
- ・ 評価基準の範囲（学習時間，作業時間，完了時間，受入れ可能性，各種基準の長所と短所）
- ・ ユーザが参加しない評価：ウォークスルー，キーストロークレベルモデル（KLM），ガイドライン，標準
- ・ ユーザが参加する評価：ユーザビリティテスト，インタビュー，アンケート調査，実験

学習の目標：

1. コンピュータ工学応用分野の 1 つに適した評価基準の全範囲を議論する。
2. ウォークスルーとキーストロークレベルモデル分析を実施する。
3. 人間中心のソフトウェア評価に関連する主なガイドラインと標準の特徴をまとめる。
4. 現存する対話型システムを，人間中心の基準およびユーザビリティテストによって評価する（技法を選択した理由を添える）。

CE-HCI5 インテリジェントシステム [コア]

最低履修時間：1 時間

トピックス：

- ・ コンピュータ工学におけるインテリジェントシステムの展開例
- ・ 展開された知能の性質とセンサやソフトウェアへの影響（ソフトウェアの性質、ソフトウェアの信頼性、推論、応答速度）
- ・ モバイルシステムと位置認識機器に特有なケース，応用分野と利点の例
- ・ エージェントへの制御引き渡しと制御権を失ったユーザに関連する安全性問題
- ・ 倫理上の問題
- ・ 人工知能の歴史
- ・ 知能の性質に関する思想上の問題：チューリングテスト，サールによる「中国語の部屋」の思考実験
- ・ 人工知能の倫理上の問題，計算可能なものと不可能なものとの概念
- ・ 基本定義：最適な推論と人間らしい推論，最適な振る舞いと人間らしい振る舞い
- ・ 知識と知識ベースシステムの性質，一貫性と完全性の問題，実行可能なもの
- ・ 情報の配列に関連する問題，技術の基本的な役割（検索，推論など），ヒューリスティックスの役割
- ・ 世界のモデル化，効果的なアプローチの手引き

学習の目標：

1. インテリジェントシステムがコンピュータ工学に展開される様々な状況において機器，コンピューティング能力，ソフトウェアに関連する技術的影響を確認する。
2. 様々なコンピュータ工学機器におけるインテリジェントシステムの利用可能性を確認する。
3. コンピュータ工学の各領域にインテリジェントシステムを展開することの職業上，法律上，倫理上の影響を議論する。
4. 要求される応答を実現するためにインテリジェントシステムを安心して利用できる場合をコンピュータ工学の応用分野から選んで説明する。
5. 要求される応答を実現するにあたり，インテリジェントシステムの信頼性が不明確である場合を理由を添えて説明する。
6. 発見的アルゴリズムの必要性をインテリジェントシステムの一般的な状況を背景に説明する。
7. 最適な推論と人間的な推論，最適な振る舞いと人間的な振る舞いの違いを明らかにする。

CE-HCI6 人間中心のソフトウェア開発 [コア]

最低履修時間：1 時間

トピックス：

- ・ 大量の HCI コードから構成される大規模システムの構成に関連する一般的なガイドライン，懸念事項の分離，メンテナンス問題，様々な開発ライフサイクル
- ・ 人間中心のソフトウェアに関連するアプローチ，特性，概要。各種自然言語とのインタフェースを提供するシステム
- ・ 機能性と操作性：タスク分析，インタビュー，アンケート調査
- ・ 表現と対話の仕様記述，技法とアプローチ，ソフトウェアサポート
- ・ プロトタイピングの技法とツール：紙を用いたストーリーボード，継承と動的

- ディスパッチ，プロトタイピング言語および GUI ビルダ
- ・品質上の検討事項
- ・標準とガイドライン

学習の目標：

1. 人間中心のソフトウェア開発の基本的な種類と機能を説明する。
2. 人間中心のソフトウェア開発時に有用な 3 つの機能要件と 3 つの操作性要件を示す。
3. 汎用手法，標準，ガイドラインを使用して，対話型オブジェクトを説明する。
4. ヒューマンコンピュータインタフェースを利用したコンピュータ工学アプリケーションの開発時に使用するガイドラインと基本原理の応用について説明する。

CE-HCI7 対話型グラフィカルユーザインタフェースの設計 [選択]

トピックス：

- ・アプリケーションに適した対話スタイルおよび対話技法の選択
- ・共通ウィジェットの HCI 的側面
- ・画面設計の HCI 的側面：レイアウト，色，フォント，ラベリング
- ・ヒューマンエラーの扱い
- ・単純な画面設計の発展形：視覚化，表現，メタファ
- ・データベースを利用するコンピュータ工学ツールのインタフェース
- ・マルチモーダルな対話：グラフィックス，音，触覚
- ・3次元対話と仮想現実

学習の目標：

1. 一般的な対話スタイルを要約する。
2. 共通ウィジェット，画面表示順序，簡単なエラートラップダイアログ，ユーザマニュアルの各々について優れた設計原理を説明する。
3. 単純な 2次元 GUI の設計，プロトタイピング，評価を行う。
4. 2次元対話から 3次元対話に移行する際の課題について論じる。

CE-HCI8 グラフィカルユーザインタフェースのプログラミング [選択]

トピックス：

- ・ユーザインタフェース管理システム：各種アプローチ，アプリケーションの責任
- ・カーネルベースとユーザインタフェースのクライアントサーバモデル
- ・対話の独立と分析のレベル，Seeheim モデル
- ・ウィジェットクラス，ウィジェットのアグリゲーション
- ・イベント管理とユーザ対話
- ・ジオメトリ管理，制約ベースのアプローチ
- ・GUI ビルダと UI プログラミング環境，コールバックと GUI ビルダにおける役割
- ・クロスプラットフォーム設計

学習の目標：

1. UI のイベント駆動型パラダイムと伝統的な手続き型制御を比較する。
2. クロスプラットフォーム UI 設計に共通する差異と類似点を確認する。
3. イベント管理，ウィジェット，ジオメトリ管理，GUI ビルダの中から選択した技術を利用したコンピュータ工学アプリケーションのインタフェースを設計するアプローチを概説する。

CE-HCI9 グラフィックスと可視化 [選択]

トピックス：

- ・コンピュータグラフィックス：情報を提示し、画像の作成と表示をサポートするモデルの設計。2次元，3次元，シェーディング，アニメーションを採用する可能性。グラフィックス表示機器，グラフィックス設計をサポートするパッケージ
- ・可視化：コンピュータによる可視化の性質，情報を関係者に提示するデータセットでやり取りする可視化の役割，これを実現するツールの利用
- ・仮想現実：仮想現実の性質と利点，その限界，典型的な仮想現実の構成要素（グラフィックス，音など），ユーザとのインタラクションの性質，仮想環境
- ・コンピュータビジョン：特性演繹における役割と2次元画像による3次元世界の構築，これに使用するツールとコンピュータ工学における役割

学習の目標：

1. グラフィカル設計の特徴を理解し，標準的ソフトウェアパッケージを使用して単純なグラフィカル活動を実装する。
2. 可視化技術の役割を理解し，単純なアプリケーションの開発を通じて理解度を示す。
3. 仮想現実の利点を理解する。
4. コンピュータ工学におけるコンピュータビジョン技術の単純な応用例を示す。

CE-HCI10 マルチメディアシステム [選択]

トピックス：

- ・コンピュータ工学におけるマルチメディアの利用，利点（特に強化と人間の多様性に関して）
- ・マルチメディアに関連する性能要件がコンピュータベースのシステムのハードウェア，ソフトウェア，通信面に及ぼす影響
- ・各種インタラクションに起因する検討事項
- ・マルチメディアインタフェースの開発に関連する設計上の検討事項
- ・実装問題，同期，ツール
- ・品質上の検討事項
- ・ガイドラインと標準

学習の目標：

1. 高品質なマルチメディアインタフェースの実現に適したシステムの構成要素を選択する。
2. 単純なコンピュータ工学アプリケーション用にマルチメディアインタフェースを設計して開発する。

CE-HCI11 次世代インタラクション [選択]

トピックス：

- ・タンジブルインタフェース
- ・センサを利用したインタラクション
- ・コンテキストウェアネス
- ・画像認識や音声認識の応用
- ・ゲームとインタラクション

CE-HCI12 インタラクシヨndeザイン [選択]

トピックス：

- ・インタラクシヨndeフレームワーク
- ・インタラクシヨndeザインの評価手法
- ・インタラクシヨndeザインの具体例

CE-HCI13 バーチャルリアリティ [選択]

トピックス：

- ・3Dグラフィックス
- ・バーチャルリアリティのための入力装置
- ・バーチャルリアリティのための出力装置
- ・拡張現実感

テレコミュニケーション（コンピュータネットワーク）（CE-NWK）

－ 最低履修時間：22 時間

- CE-NWK0 歴史と概要 [1]
- CE-NWK1 通信ネットワークのアーキテクチャ [3]
- CE-NWK2 通信ネットワークのプロトコル [4]
- CE-NWK3 LAN と WAN [2]
- CE-NWK4 クライアントサーバコンピューティング [1]
- CE-NWK5 データのセキュリティと整合性 [4]
- CE-NWK6 ワイヤレスコンピューティングとモバイルコンピューティング [2]
- CE-NWK7 データ通信 [3]
- CE-NWK8 組込み機器向けネットワーク [1]
- CE-NWK9 通信技術とネットワーク概要 [1]
- CE-NWK10 性能評価 [選択]
- CE-NWK11 ネットワーク管理 [選択]
- CE-NWK12 圧縮と伸張 [選択]
- CE-NWK13 クラスタシステム [選択]
- CE-NWK14 インターネットアプリケーション [選択]
- CE-NWK15 次世代インターネット [選択]
- CE-NWK16 放送 [選択]

コンピュータネットワークが激増し、小規模な事務所から国全体までを網羅して、今日の通信の中核となっている。既存のプロトコルを使用したこれらのネットワーク（LAN や WAN）は、サーバやクライアントにとっての伝送路となっている。昨今関心を集めているのは、データの整合性やセキュリティ、さらには情報にアクセスする「権利」などである。ワイヤレスコンピューティングやモバイルコンピューティングの分野では、企業や官公庁がこれらの通信手段の整合性を確保することが、ますます重要になっている。また、データ圧縮により、データ通信の効率性が向上する一方で、通信性能に対する要求の増加が懸念されている。

CE-NWK0 歴史と概要 [コア]

最低履修時間：1 時間

トピックス：

- ・ネットワークを学習する理由を示す。
- ・ネットワークの領域への貢献や影響が認められる人物について説明する。
- ・ネットワークのアーキテクチャとプロトコル，ネットワークの種類（LAN，WAN，MAN，ワイヤレス），データセキュリティ，データの整合性，ネットワーク性能などの重要なトピックを示す。
- ・ネットワークのハードウェアとソフトウェアの構成要素を説明する。
- ・ネットワーク機器（リピータ，ブリッジ，スイッチ，ルータ，ゲートウェイなど）の操作を説明する。
- ・ネットワークトポロジ（メッシュ，スター，ツリー，バス，リングなど）を示す。
- ・ネットワークプロトコルの目的を説明する。
- ・著名なプロトコルをいくつか示す。
- ・ネットワークに関連する補完的教材を研究する。
- ・コンピュータ工学におけるネットワークの目的と役割を説明する。

学習の目標：

1. ネットワークに貢献した人物を数名挙げて，その功績を知識領域に関連付ける。
2. ネットワークの構成要素を確認する。
3. ネットワーク機器をいくつか挙げて，その目的を説明する。
4. リングトポロジに対するスタートポロジの利点を説明する。
5. スタートポロジに対するリングトポロジの利点を説明する。
6. プロトコルの意味を定義する。
7. ネットワーク取扱い時のセキュリティの重要性を説明する。
8. コンピュータ工学がネットワークから受けている恩恵を説明する。

CE-NWK1 通信ネットワークのアーキテクチャ [コア]

最低履修時間：3 時間

トピックス：

- ・ネットワーク回線の構成（ポイントツーポイント，マルチポイント）
- ・ネットワーキングとインターネットワーキング用の機器：リピータ，ブリッジ，スイッチ，ルータ，ゲートウェイ
- ・ネットワークトポロジ（メッシュ，スター，ツリー，バス，リング）
- ・接続指向サービスと無接続サービス

学習の目標：

1. ネットワークとトポロジの基本概念を理解する。
2. ネットワークアーキテクチャとハードウェアコンポーネントの概念を理解する。

CE-NWK2 通信ネットワークのプロトコル [コア]

最低履修時間：4 時間

トピックス：

- ・ネットワークプロトコル（シンタクス，セマンティクス，タイミング）
- ・プロトコルスイート（TCP/IP）

- ・階層化プロトコルソフトウェア（スタック）：物理階層ネットワークングの概念，データリンク階層の概念，インターネットワークングとルーティング
- ・ネットワーク標準と標準化団体

学習の目標：

1. プロトコルの構成要素と階層化の概念を理解する。
2. ネットワーク標準の重要性と規制委員会について理解する。
3. OSIモデルの7階層を説明する。
4. OSIモデルとTCP/IPモデルを比較対照する。
5. 回線交換とパケット交換の違いを理解する。

CE-NWK3 LANとWAN [コア]

最低履修時間：2時間

トピックス：

- ・LANトポロジ（バス，リング，スター）
- ・LAN技術（Ethernet，トークンリング，Gigabit Ethernet）
- ・エラーの検出と訂正
- ・キャリアセンスマルチプルアクセスネットワーク（CSMA）
- ・大規模ネットワークと広域
- ・回線交換とパケット交換
- ・プロトコル（アドレッシング，輻輳制御，仮想回線，サービス品質）

学習の目標：

1. LANとWANの技術の基本概念とトポロジを理解する。
2. ネットワークプロトコルの構成要素と要件を理解する。
3. データリンク以下の階層のエラー検出および訂正の基本概念を理解する。
4. OSIモデルの物理階層とデータリンク階層で稼働する単純なネットワークプロトコルを実装（設計）することにより，簡単なネットワークを設計して構築する。

CE-NWK4 クライアントサーバコンピューティング [コア]

最低履修時間：1時間

トピックス：

- ・ウェブ技術：サーバサイドプログラム，コモンゲートウェイインタフェース（CGI）プログラム，クライアントサイドスクリプト，アプレットの概念
- ・ウェブサーバの特性：パーミッションの扱い，ファイル管理，共通サーバアーキテクチャの能力
- ・ウェブサイト作成およびウェブ管理のサポートツール

学習の目標：

1. 各種アプリケーションについて，クライアントとサーバの役割および責任を説明する。
2. 様々なクライアントサーバ連携を効率的に実現するツール群を選択する。
3. 簡単な対話型ウェブベースアプリケーション（例えばクライアントから収集した情報をサーバ上のファイルに格納する簡単なウェブフォーム）を設計して構築する。

CE-NWK5 データのセキュリティと整合性 [コア]

最低履修時間：4時間

トピックス：

- ・セキュアなネットワークの基礎，暗号化
- ・暗号化とプライバシー：公開鍵，秘密鍵，共通鍵
- ・認証プロトコル

- ・パケットフィルタリング
- ・ファイアウォール
- ・仮想専用網
- ・トランスポート階層のセキュリティ

学習の目標：

1. ネットワークセキュリティに共通する障害と、セキュリティ対策の実装に関連する主な問題を理解する。
2. 暗号化の目的と公開鍵および秘密鍵の機能を説明する。
3. 各種ファイアウォールを比較対照する。
4. PGP 鍵のペアを生成して配布し、PGP パッケージを使用して暗号化された電子メールメッセージを送信する。
5. トランスポート階層でのセキュリティの概念と必要性を説明する。

CE-NWK6 ワイヤレスコンピューティングとモバイルコンピューティング [コア]

最低履修時間：2 時間

トピックス：

- ・ワイヤレス標準の歴史，発展，互換性の概要
- ・ワイヤレスコンピューティングとモバイルコンピューティングに特有な問題
- ・ワイヤレス LAN と衛星を利用したネットワーク
- ・モバイルインターネットプロトコル
- ・モバイルへの適応
- ・クライアントサーバモデルのモバイル向け拡張
- ・モバイルデータアクセス：サーバデータ配信とクライアントキャッシュ管理
- ・モバイルおよびワイヤレスコンピューティングをサポートするソフトウェアパッケージ
- ・ミドルウェアの役割とサポートツール
- ・性能問題
- ・新興技術

学習の目標：

1. モバイル IP の主な特徴を述べて，モバイル性管理，ロケーション管理，性能面での IP との相違点を説明する。
2. 電子メールなどのトラフィックが（ホームエージェントやフォールインエージェントと共に）モバイル IP を使用してルーティングされる仕組みを例示する。
3. この領域内の多数の関心領域（ネットワーキング，マルチメディア，ワイヤレスコンピューティング，モバイルコンピューティング，分散コンピューティングなど）を確認する。

CE-NWK7 データ通信 [コア]

最低履修時間：3 時間

トピックス：

- ・符号化処理と変調：A/D および D/A 変換
- ・インタフェースとモデム
- ・伝送媒体
- ・多重化
- ・エラーの検出と訂正

学習の目標：

1. データ通信の基本概念を理解する。
2. 信号，信号符号化手法，通信サービス手法，データ伝送モードを理解する。

CE-NWK8 組み込み機器向けネットワーク [コア]

最低履修時間：1 時間

トピックス：

- ・ 車載・航空機向けネットワーク
- ・ 情報家電向けネットワーク
- ・ 組み込みインターネット

CE-NWK9 通信技術とネットワーク概要 [コア]

最低履修時間：1 時間

トピックス：

- ・ 光通信とネットワーク
- ・ 無線技術とネットワーク
- ・ ルーティングプロトコル

CE-NWK10 性能評価 [選択]

トピックス：

- ・ 専用ネットワークと公衆ネットワーク
- ・ 仮想専用網
- ・ サービスパラダイム：接続指向サービス，無接続サービス，ネットワーク性能，遅延，スループット

学習の目標：

1. 性能測定基準を定義する。
2. 各々が個別のネットワークやサービスのパラダイムに及ぼす影響を説明する。

CE-NWK11 ネットワーク管理 [選択]

トピックス：

- ・ ネットワーク管理上の課題の概要
- ・ パスワードおよびアクセス制御機構の使用
- ・ ドメインネームとネームサービス
- ・ インターネットサービスプロバイダ（ISP）にかかわる問題
- ・ セキュリティとファイアウォール
- ・ サービス品質の問題：性能，障害回復

学習の目標：

1. ウイルス，ワーム，トロイの木馬，サービス不能化攻撃（DoS）といったセキュリティ上の脅威に起因するネットワーク管理上の問題を説明する。
2. 各種セキュリティ対策の長所と短所をまとめる。
3. 専用システムのセキュリティを保証する戦略を策定する。
4. ファイアウォールを実装する。

CE-NWK12 圧縮と伸張 [選択]

トピックス：

- ・ アナログ表現およびデジタル表現
- ・ 符号化と復号のアルゴリズム
- ・ 可逆的圧縮と不可逆的圧縮
- ・ データ圧縮：ハフマン符号とジブ・レンペルのアルゴリズム

- ・オーディオ情報の圧縮と伸張
- ・画像情報の圧縮と伸張
- ・ビデオ情報の圧縮と伸張
- ・性能の問題：タイミング，圧縮係数，リアルタイム使用への適合性

学習の目標：

1. デジタル表現のサンプリングおよび量子化の基本特性をまとめる。
2. テキスト，オーディオ，画像，ビデオの各情報に最適な圧縮技術を選択する（特定の応用分野や状況で考慮すべき要因についても述べる）。
3. 圧縮および伸張アルゴリズムの非対称性について説明する。
4. 連長符号化の概念を例示する。
5. ハフマン符号やジブ・レンペルのアルゴリズムを使用するプログラム（UNIX の **compress** ユーティリティなど）が典型的なテキストファイルを圧縮する過程を例示する。

CE-NWK13 クラスタシステム [選択]

トピックス：

- ・クラスタシステム向けネットワークシステム
- ・クラスタシステム向け通信プリミティブ
- ・クラスタシステムと分散 OS
- ・並列言語とクラスタシステム

CE-NWK14 インターネットアプリケーション [選択]

トピックス：

- ・遠隔ログイン、ファイル転送、メールシステム
- ・Web アプリケーション
- ・テレフォニーアプリケーション
- ・マルチメディアアプリケーション
- ・Web サービス

CE-NWK15 次世代インターネット [選択]

トピックス：

- ・高速ネットワーク実装
- ・高速ネットワークと輻輳制御
- ・高速ルータ
- ・オーバーレイネットワーク

CE-NWK16 放送 [選択]

トピックス：

- ・ブロードキャストネットワーク
- ・ブロードキャストルーティング
- ・放送とネットワーク

オペレーティングシステム(CE-OPS) – 最低履修時間：22 時間

- CE-OPS0 歴史と概要 [1]
- CE-OPS1 OS の概要 [2]
- CE-OPS2 並行性 [6]
- CE-OPS3 スケジューリングとディスパッチ [3]
- CE-OPS4 メモリ管理 [3]
- CE-OPS5 セキュリティと保護 [2]
- CE-OPS6 ファイル管理 [2]
- CE-OPS7 リアルタイムOS [3]
- CE-OPS8 OS の設計思想 [選択]
- CE-OPS9 デバイス管理 [選択]
- CE-OPS10 システム性能評価 [選択]

オペレーティングシステムは、コンピュータのハードウェアとアーキテクチャの間のソフトウェアインタフェースを定義する。アーキテクチャは、コンピュータ技術者がハードウェアを制御・活用して、ユーザに最大の便益を提供するものである。オペレーティングシステムは、さらに、コンピュータのユーザ間での資源（ハードウェアとソフトウェア）の共有を管理する（ユーザプログラムとシステムプログラム）。

学生には、デジタル機器の利用や組み込みシステムを学習する前に、オペレーティングシステムの基本原理と目的を理解することが求められる。ここでは、オペレーティングシステムの利用法（外部）と、設計と実装（内部）の両方を扱う必要がある。オペレーティングシステムの利用に関連する概念の多くは、コンカレントプログラミングなどのコンピュータ工学全般に広く応用可能である。内部設計の学習は、フォールトトレランス、アルゴリズムの設計と実装、モダンデバイスの開発、仮想環境の構築、セキュリティの高い安全なシステムの構築、ネットワーク管理などの多数の領域に関連している。

CE-OPS0 歴史と概要 [コア]

最低履修時間：1 時間

トピックス：

- ・オペレーティングシステムを学習する理由を示す。
- ・オペレーティングシステムの領域への貢献や影響が認められる人物について説明する。
- ・機能および設計、並行性、スケジューリング、ディスパッチ、メモリ管理、デバイス管理、ファイルシステム、セキュリティ、保護などの重要なトピック領域を示す。
- ・オペレーティングシステムに関連する補完的な教材を研究する。

学習の目標：

1. オペレーティングシステムに貢献した人物を数名挙げて、その功績を知識領域に関連付ける。
2. コンピュータにオペレーティングシステムを搭載する理由をいくつか挙げる。
3. コンピュータ工学がオペレーティングシステムを利用している状況を説明する。

CE-OPS1 OSの概要 [コア]

最低履修時間：2時間

トピックス：

- ・コンピュータ工学におけるオペレーティングシステムの目的と役割を説明する。
- ・オペレーティングシステムの目的を説明する。
- ・オペレーティングシステムの種類を説明する。
- ・割込みの意味を説明する。
- ・並行性の意味と重要性を説明する。
- ・コンピュータ内でオペレーティングシステムを通じてスケジューリングとディスパッチが実行される仕組みを例示する。
- ・メモリ管理の方法と重要性を説明する。
- ・デバイス管理の方法と重要性を説明する。

学習の目標：

1. コンピュータにオペレーティングシステムを搭載する理由をいくつか挙げる。
2. オペレーティングシステムの種類を例示する。
3. 並行性とそれが重要な理由を説明する。
4. スケジューリングについて説明し、コンピュータの性能向上への貢献内容を例示する。
5. コンピュータにメモリ管理が必要な状況と理由を例示する。
6. オペレーティングシステムが管理するデバイスをいくつか挙げる。

CE-OPS2 並行性 [コア]

最低履修時間：6時間

トピックス：

- ・状態と状態図を説明する。
- ・データ構造（実行可能リスト、プロセス制御ブロックなど）を解説する。
- ・ディスパッチングとコンテキストスイッチングを比較、解説する。
- ・割込みの役割を例示する。
- ・並行実行における利点と欠点を解説する。
- ・「相互排除」問題とその解を説明する。
- ・デッドロックの要因、発生条件、回避法を解説し、例を示す。
- ・モデルと機構（セマフォ、モニタ、条件変数、ランデブー）を説明する。
- ・生産者消費者問題と同期を解説する。
- ・マルチプロセッシングの問題（スピンロック、再入可能性）を明確にし、解放を示す。

学習の目標：

1. オペレーティングシステムの枠組みの中で並行性の必要性を説明する。
2. 動的に変化する数のタスクの並行実行によって生じる潜在的な問題を示す。
3. 並行処理システムを実現するために（オペレーティングシステムレベルで）利用可能な一連の機構をまとめ、それぞれの利点を述べる。
4. タスクが取り得る状態と多数のタスクの管理に必要なデータ構造について説明する。

CE-OPS3 スケジューリングとディスパッチ [コア]

最低履修時間：3 時間

トピックス：

- ・プリエンプティブおよびノンプリエンプティブスケジューリングを解説する。
- ・スケジューラとスケジューリングポリシーを説明する。
- ・プロセスとスレッドの定義を明確にし、例示する。
- ・デッドラインとリアルタイム問題を解説する。

学習の目標：

1. オペレーティングシステムのタスクのプリエンプティブ，ノンプリエンプティブ双方のスケジューリングで共通に用いられているアルゴリズムを比較対照する。
2. スケジューリングアルゴリズムとアプリケーションドメインの関係について述べる。
3. ディスク入出力，ネットワークスケジューリング，プロジェクトスケジューリングなどの問題にスケジューリングを応用する方法を検討する。

CE-OPS4 メモリ管理 [コア]

最低履修時間：3 時間

トピックス：

- ・物理メモリとメモリ管理ハードウェアを復習する。
- ・オーバレイ，スワッピング，パーティションを解説する。
- ・ページングとセグメンテーションの違いを比較、解説する。
- ・配置と置換えのポリシーを説明する。
- ・ワーキングセットとスラッシングの関係を解説する。
- ・キャッシングについて解説する。

学習の目標：

1. メモリ階層とコスト対性能のトレードオフについて説明する。
2. 仮想記憶の概念と，それをハードウェアおよびソフトウェアによって実現する仕組みを説明する。
3. 仮想記憶とキャッシングの概念の他分野への応用性と関連性を検討する。
4. メモリサイズ（主記憶，キャッシュメモリ，補助メモリ）とプロセッサ速度のトレードオフを評価する。
5. タスクに対するメモリ割当ての各種方式について，それぞれの相対的な長所に触れ，妥当性を主張する。

CE-OPS5 セキュリティと保護 [コア]

最低履修時間：2 時間

トピックス：

- ・システムセキュリティの概要を解説する。
- ・ポリシーと機構の分離について説明する。
- ・セキュリティの方式と装置を解説する。
- ・保護，アクセス，認証を解説する。
- ・保護のモデルを例示する。
- ・メモリ保護を説明する。
- ・暗号化を解説する。
- ・回復管理について説明する。

学習の目標：

1. 保護とセキュリティの必要性，コンピュータ利用における倫理の役割について説明する。
2. 保護とセキュリティを実現するオペレーティングシステムの機能と限界を要約する。
3. 現行のセキュリティ実現技術を比較対照する。

CE-OPS6 ファイル管理 [コア]

最低履修時間：2 時間

トピックス：

- ・ファイルのデータ，メタデータ，操作，編成，バッファリング，シーケンシャルアクセス，非シーケンシャルアクセスを例示する。
- ・ディレクトリの内容と構造を解説する。
- ・ファイルシステムのパーティショニング，マウント，アンマウント，仮想ファイルシステムを説明する。
- ・標準的な実現技術の例を挙げる。
- ・メモリマップとファイルを解説する。
- ・専用ファイルシステムを説明する。
- ・ネーミング，探索，アクセス，バックアップを例示する。

学習の目標：

1. ファイルシステムに関する広範な問題を要約する。
2. ファイル編成の各種アプローチを，それぞれの長所と短所に触れつつ比較対照する。

CE-OPS7 リアルタイム OS [コア]

最低履修時間：3 時間

トピックス：

- ・コンテキスト切り替え機構を解説する。
- ・スケジューリングポリシーを説明し、例示する
- ・レート単調スケジューリングの理論と実践を解説する。
- ・優先順位反転について、解説する。
- ・その他のスケジューリングポリシー（EDF など）を説明する。
- ・メッセージ通過と共有メモリ通信を説明する。
- ・プロセス間通信スタイル（メールボックス，RPC など）を解説する。

学習の目標：

1. リアルタイムOSの定義を明確にする。
2. コンテキスト切り替え、スケジューリングに関する基本的な機構を解説する。
3. 優先順位反転が発生する原因を説明し、反転させない方式を解説する。
4. 処理時間を保証するための理論と実践法を解説する。
5. リアルタイムOSにおけるプロセス間通信の種類、方式を比較する。

CE-OPS8 OSの設計思想 [選択]

トピックス：

- ・典型的なオペレーティングシステムの機能
- ・クライアントサーバモデルやハンドヘルドデバイスを支援する機構
- ・設計上の問題（効率性，頑強性，柔軟性，可搬性，セキュリティ，互換性）
- ・セキュリティ，ネットワークング，マルチメディア，ウィンドウの影響

- ・構成法（モノリシック，階層型，モジュール化，マイクロカーネルモデル）
- ・抽象，プロセス，資源
- ・オペレーティングシステムに固有なアプリケーションプログラムインタフェース（API）の概念
- ・アプリケーションからの要求，ハードウェアおよびソフトウェア技術の発展
- ・デバイスの構成
- ・割込み：方式と実現
- ・ユーザ状態およびシステム状態と保護の概念，カーネルモードへの移行

学習の目標：

1. オペレーティングシステムがユーザプログラムとハードウェア間のインタフェースとなることを理解する。
2. 論理層の概念と，論理層を階層的に構築する利点を説明する。
3. システム状態をユーザ保護に関連付ける。
4. 現代のオペレーティングシステムが対処すべき様々な要件を説明する。
5. 現代のオペレーティングシステムが個別のニーズに向けて提供すべき機能を定義する。
6. オペレーティングシステムの設計に特有なトレードオフを明らかにする。

CE-OPS9 デバイス管理 [選択]

トピックス：

- ・シリアルデバイスとパラレルデバイスの特性
- ・デバイス差異の抽象化
- ・バッファリング方式
- ・ダイレクトメモリアクセス
- ・障害回復

学習の目標：

1. 物理ハードウェアと，オペレーティングシステムが提供する仮想デバイスの関係を確認する。
2. 様々なデバイス（ハンドヘルドデバイス，ネットワーク，マルチメディアなど）をコンピュータに接続する機構の差異を明らかにし，これらがオペレーティングシステムの設計に及ぼす影響を説明する。
3. 各種デバイス用に単純なデバイスドライバを実装する。

CE-OPS10 システム性能評価 [選択]

トピックス：

- ・システム性能評価が必要な理由と評価対象
- ・キャッシング，ページング，スケジューリング，メモリ管理，セキュリティなどのポリシー
- ・評価モデル：決定的，解析的，シミュレーション，実装特化
- ・評価データの収集方法（プロファイルおよびトレース機構）

学習の目標：

1. システム性能の計測に用いる性能指標について述べる。
2. システム評価に用いる主要な評価モデルを説明する。

プログラミング(CE-PRF) –最低履修時間：14 時間

- CE-PRF0 歴史と概要 [1]
- CE-PRF1 プログラミングの構成 [2]
- CE-PRF2 コーディング作法 [2]
- CE-PRF3 オブジェクト指向プログラミング [7]
- CE-PRF4 OS のシステムコールの使用 [1]
- CE-PRF5 API の使用 [1]
- CE-PRF7 機器制御プログラミング [選択]
- CE-PRF8 プログラミングのパラダイム [選択]
- CE-PRF9 イベント駆動プログラミングとコンカレントプログラミング [選択]

プログラミング言語の運用能力は、コンピュータ工学を学習する前提条件となる。学部生向けのプログラムでは、最低 1 つのプログラミング言語を教える必要がある。プログラミング言語の運用能力を必要なレベルにまで高めることは、それ自体難しいことであるが、数多くの高度な技法を履修する必要性がそれに輪をかけている。プログラミング言語には移り変わりが見られるため、学生はこのユニットのコアトピックを履修し、特定のプログラミング言語に依存しない基本事項に触れておくべきである。

オブジェクト指向のプログラミング、イベント駆動プログラミング、幅広い API（アプリケーションプログラミングインタフェース）の利用は、コンピュータ工学を学ぶ学生にとって、学部課程の早期で必要となる基本的なツールとなっている。ただし、これらの概念は C++や Java といったオブジェクト指向言語のみを教えるプログラムに取り込んでもよい。

CE-PRF0 歴史と概要 [コア]

最低履修時間：1 時間

トピックス：

- ・プログラミングの基礎を学習する理由を示す。
- ・プログラミングの基礎の領域への貢献や影響が認められる人物について説明する。
- ・プログラミング構造，アルゴリズム，問題解決，データ構造，プログラミングパラダイム，再帰，オブジェクト指向プログラミング，イベント駆動型プログラミング，並行プログラミングなどの重要なトピック領域を示す。
- ・アルゴリズムとデータ構造を対照する。
- ・変数，型，式，代入を区別する。
- ・問題解決におけるアルゴリズムの役割について説明する。
- ・配列，レコード，スタック，キューなどの基本データ構造を説明する。
- ・手続き型，関数型，論理型，オブジェクト指向などのプログラミングパラダイムを説明する。
- ・分割統治法がどのように再帰に役立つかを説明する。
- ・プログラミングの基礎に関連する補完的な教材を研究する。
- ・コンピュータ工学におけるプログラミングの基礎の目的と役割を説明する。

学習の目標：

1. プログラミングの基礎に貢献した人物を数名挙げて、その功績を知識領域に関連付ける。
2. アルゴリズムとデータ構造の意味を定義する。
3. アルゴリズムの使用により問題が解決できる理由を理解する。
4. スタックとキューの違いを理解する。
5. 様々なプログラミングパラダイムの違いを理解する。
6. 再帰とその仕組みを説明する。
7. コンピュータ工学がプログラミングの基礎を利用している状況を説明する。

CE-PRF1 プログラミングの構成 [コア]

最低履修時間：2 時間

トピックス：

- ・高水準言語の基本シンタクスとセマンティクス
- ・変数，型，式，代入
- ・単純な入出力
- ・条件付き制御構造と反復制御構造
- ・関数およびパラメータの引渡し

学習の目標：

1. 本ユニットでカバーする基本プログラミング構造が関与する単純なプログラムの振る舞いを解析して説明する。
2. 以下の基本プログラミング構造の各々を使用するプログラムを書く。基本演算，単純な入出力，標準的な条件付き構造と反復構造，手続きと関数の定義。

CE-PRF2 コーディング作法 [コア]

最低履修時間：2 時間

トピックス：

- ・ソースコードのスタイルと品質
- ・ソフトウェア作法の実際
- ・コーディング不良の実際

学習の目標：

1. 実際のソースコードを読み、コーディングスタイルがソフトウェアの品質、再利用性、保守性に与える影響を理解する。
2. 代表的なコーディングスタイルを取り上げ、書きやすく、読みやすいソースコードのスタイルを理解する。

CE-PRF3 オブジェクト指向プログラミング [コア]

最低履修時間：7 時間

トピックス：

- ・多相性を解説する。
- ・クラス階層を解説する。
- ・コレクションクラスと反復プロトコルを説明する。
- ・基本設計パターンを例示し、解説する。

学習の目標：

1. オブジェクト指向設計の考え方と、カプセル化，抽象化，継承，多相性の概念を説

- 明する。
2. オブジェクト指向プログラミング言語で簡単なプログラムを設計し、コーディング、テスト、デバッグを行う。
 3. オブジェクト指向アプリケーションの作成に適した設計パターンを選択して応用する。
 4. C++、Java でのプログラミング能力を体得する。

CE-PRF4 OS のシステムコールの使用 [コア]

最低履修時間：1 時間

トピックス：

- ・ OS とシステムコール
- ・ プロセス管理システムコール
- ・ メモリ管理システムコール
- ・ デバイス管理システムコール
- ・ ファイル管理システムコール
- ・ ネットワーク管理システムコール
- ・ システムコール使用の具体例
- ・ POSIX, Win32 API

学習の目標：

1. オペレーティングシステムとのインターフェースとしてのシステムコールの概念を説明する。
2. プロセス管理、メモリ管理、デバイス管理、ファイル管理、ネットワーク管理等のシステムコールを理解する。

CE-PRF5 API の使用 [コア]

最低履修時間：1 時間

トピックス：

- ・ API プログラミング
- ・ クラスブラウザと関連ツール
- ・ 例によるプログラミング
- ・ API 環境におけるデバッグ
- ・ コンポーネントベースのコンピューティング
- ・ ミドルウェア

学習の目標：

1. ソフトウェア開発におけるアプリケーションプログラミングインタフェース (API) の価値を説明する。
2. 大規模 API パッケージを利用するプログラムを設計し、コーディング、テスト、デバッグを行う。

CE-PRF6 機器制御プログラミング [選択]

トピックス：

- ・ リアルタイムプログラミングと機器の制御
- ・ デバイスへのアクセス
- ・ 時間制約への対応

学習の目標：

1. リアルタイムプログラミングの基本思想を理解する。

2. リアルタイム制御、特に、処理時間に制限のあるプログラミングの実践的な構築法を学習する。

CE-PRF7 プログラミングのパラダイム [選択]

トピックス：

- ・手続き型プログラミング
- ・関数型プログラミング
- ・オブジェクト指向設計
- ・カプセル化と情報隠蔽
- ・振る舞いと実装の分離
- ・クラス，サブクラス，継承
- ・イベント駆動型プログラミング

学習の目標：

1. プログラミングのパラダイムの種類と特性を理解する。
2. 与えられたプログラミング問題に適したパラダイムを特定する。

CE-PRF8 イベント駆動プログラミングとコンカレントプログラミング [選択]

トピックス：

- ・イベント処理手法
- ・イベント伝播
- ・イベント処理時の競合管理
- ・例外処理

学習の目標：

1. ユーザイベントに反応する簡単なイベント駆動プログラムを設計し，コーディング，テスト，デバッグを行う。
2. 競合制御の必要性を説明し，それを実現する手法を1つ以上挙げる。
3. 実行時の例外条件に反応するコードを開発する。

確率・統計(CE-PRS) – 最低履修時間：15 時間

- CE-PRS0 歴史と概要 [1]
- CE-PRS1 離散確率 [4]
- CE-PRS2 連続確率 [4]
- CE-PRS3 期待値 [2]
- CE-PRS4 標本分布 [2]
- CE-PRS5 推定 [2]
- CE-PRS6 確率過程 [選択]
- CE-PRS7 仮説検定 [選択]
- CE-PRS8 相関関係と回帰 [選択]
- CE-PRS9 待ち行列理論 [選択]
- CE-PRS10 状態遷移モデルとマルコフチェーン [選択]
- CE-PRS11 モンテカルロ法 [選択]

確率・統計は、コンピュータ技術者に不可欠な学習内容に対して重要な知見を提示する。例えば、信頼性や確実性に関わるあらゆる問題は、確率・統計の理解度に依存する。また、確率・統計は、性能の保証が求められる（ハードウェア、ソフトウェア、通信システムの）テストと評価にも重要な役割を果たす。このように、確率・統計は、幅広い知識領域で利用されている。例えば、検索、データ構造の設計と実装（ハッシュ表）、コンピュータアーキテクチャ（キャッシュ）、オペレーティングシステム（ワーキングセットモデル）、ヒューマンコンピュータインタラクション（実験）、セキュリティ、インテリジェントシステムの諸側面などである。

CE-PRS0 歴史と概要 [コア]

最低履修時間：1 時間

トピックス：

- ・ 確率・統計を学習する理由を示す。
- ・ 確率・統計の領域への貢献や影響が認められる人物について説明する。
- ・ 離散確率，連続確率，期待値，標本抽出法，推定，確率過程，相関関係と回帰などの重要なトピック領域を示す。
- ・ 離散確率の意味を説明する。
- ・ 連続確率の意味を説明する。
- ・ 離散確率と連続確率を対照する。
- ・ 期待値を検討する状況を提示する。
- ・ 標本分布を使用する理由を示す。
- ・ 確率過程を定義する。
- ・ 確率過程を検討する必要性に言及する。
- ・ コンピュータ工学で確率推定を行う必要性を説明する。
- ・ 相関関係の重要性について説明する。
- ・ 回帰の使用例を挙げる。
- ・ 確率・統計に関連する補完的な教材を研究する。
- ・ コンピュータ工学における確率・統計の目的と役割を説明する。

学習の目標：

1. 確率・統計に貢献した人物を数名挙げて、その功績を知識領域に関連付ける。
2. 確率と統計の違いを対照する。
3. 確率・統計の使用例を挙げる。
4. 離散確率と連続確率の違いを対照する。
5. 離散確率分布と連続確率分布をいくつか確認する。
6. 推定の重要性を明らかにする。
7. 相関関係の意味を確認する。
8. 回帰の意味を確認する。
9. コンピュータ工学が確率・統計を利用している状況を説明する。

CE-PRS1 離散確率 [コア]

最低履修時間：4 時間

トピックス：

- ・ランダム性，有限の確率空間，確率測度，事象
- ・条件付き確率，独立性，ベイズの定理
- ・離散確率変数
- ・二項分布，ポアソン分布，幾何分布
- ・平均と分散：概念，有意性，計算法，応用
- ・整数値の確率変数

学習の目標：

1. 簡単なゲームなどの初歩的な問題について，事象の確率や確率変数の期待値を計算する。
2. 従属事象と独立事象を区別する。
3. 二項定理を独立事象に適用する。従属事象に対してはベイズの定理を適用する。
4. 確率的手法をモンテカルロ法や，アルゴリズムとハッシュの平均的な解析などの問題に適用する。

CE-PRS2 連続確率 [コア]

最低履修時間：4 時間

トピックス：

- ・連続確率変数，その性質，使用例
- ・指数分布と正規分布：確率密度関数，平均と分散の計算
- ・中心極限定理と正規分布への影響
- ・同時分布

学習の目標：

1. 正規分布や指数分布の妥当性を検討すべき状況を確認する。
2. 連続確率変数が関係する分布の平均と分散を計算する。

CE-PRS3 期待値 [コア]

最低履修時間：2 時間

トピックス：

- ・モーメント，変換法，平均故障寿命
- ・条件付き期待値，その例
- ・不完全障害認識率と信頼性

学習の目標：

1. 有意性を理解し，複数の変数を持つ関数の期待値を計算して変換する。

2. 単純なハードウェアとソフトウェアアプリケーションの障害認識率と信頼性を計算する。

CE-PRS4 標本分布 [コア]

最低履修時間：2 時間

トピックス：

- ・ 標本抽出法の目的と性質，使用と応用
- ・ ランダム法による標本抽出法：基本手法，層化抽出法とその変形，集落抽出法
- ・ 非ランダム法：有意抽出法，逐次抽出法
- ・ データ解析，ツール，グラフによる要約と数値による要約
- ・ 多変量分布，独立確率変数

学習の目標：

1. 抽出法の様々なアプローチが妥当な状況を確認する。
2. 様々な状況に適した抽出法を応用する。

CE-PRS5 推定 [コア]

最低履修時間：2 時間

トピックス：

- ・ 推定の性質：点推定，区間推定
- ・ 単一点推定量に應用する基準：不偏推定量，一致推定量，推定量の効率性と十分性
- ・ 最尤原理によるアプローチ，最小二乗法，その應用可能条件
- ・ 信頼区間
- ・ 1つないし2つの標本の推定

学習の目標：

1. 推定の概念の背後にある基本原理を説明し，有益な應用分野の例を挙げる。
2. 与えられた分布に基本原理を應用して，望ましい特性を示す推定量を導く。

CE-PRS6 確率過程 [選択]

トピックス：

- ・ 導入：ベルヌーイ過程とポアソン過程，再生過程，プログラムの振る舞いの再生モデル
- ・ 離散パラメータのマルコフ連鎖：推移確率，極限分布
- ・ 待ち行列処理：M/M1 および M/G/1，出生死亡過程
- ・ 有限マルコフ連鎖，プログラム実行時間

学習の目標：

1. 確率過程の概念とそれを操作するツールに精通する。
2. 確率過程の概念とそれを操作するツールを應用して，単純なハードウェアおよびソフトウェアシステムの性能を解析する。

CE-PRS7 仮説検定 [選択]

最低履修時間：2 時間

トピックス：

- ・ モデルおよび関連する仮説の作成，その性質
- ・ 仮説の設定：帰無仮説と代替仮説
- ・ 単一パラメータに基づく仮説検定，検定統計の選択，標本と分布の選択

- ・仮説受入れ基準
- ・t検定, カイ二乗検定, その応用基準

学習の目標:

1. プロセスの主な段階を説明しながら仮説検定の役割を説明する。
2. 与えられた状況例を元に仮説を立て, 検定を行って受入れ可能性を調査する。

CE-PRS8 相関関係と回帰 [選択]

トピックス:

- ・相関関係と回帰の性質, 定義
- ・相関係数の定義と計算
- ・相関関係へのアプローチ: 線形モデル法, 最小二乗適合法, その長所と短所, 応用条件

学習の目標:

1. 変数間の関係を調査すべき状況を確認する。
2. 与えられた状況を元に, 相関関係と回帰の技法を応用して変数間の関係を確立する。

CE-PRS9 待ち行列理論 [選択]

トピックス:

- ・確率分布と確率過程
- ・待ち行列
- ・M/M/S/S
- ・M/M/S
- ・解析ツール
- ・待ち行列ネットワーク

学習の目標:

1. 待ち行列の概念とそれを解析するツールに精通する。
2. 待ち行列の概念とそれを解析するツールを応用して, 単純なハードウェアおよびソフトウェアシステムの性能を解析する。

CE-PRS10 状態遷移モデルとマルコフチェーン [選択]

トピックス:

- ・有向グラフと状態遷移
- ・ハレルの状態遷移モデル
- ・UML
- ・離散マルコフ過程と連続マルコフ過程
- ・推移確率

CE-PRS11 モンテカルロ法 [選択]

トピックス:

- ・乱数
- ・シミュレーションの実際
- ・精度と試行回数
- ・準モンテカルロ法

社会的な観点と職業専門人としての問題(CE-SPR)ー 最低履修時間：16 時間

- CE-SPR0 歴史と概要 [1]
- CE-SPR1 公的ポリシー [2]
- CE-SPR2 分析の方法およびツール [2]
- CE-SPR3 社会的な観点と職業専門人としての問題 [2]
- CE-SPR4 リスクと責任 [2]
- CE-SPR5 知的財産権 [2]
- CE-SPR6 プライバシーと市民的自由 [2]
- CE-SPR7 コンピュータ犯罪 [1]
- CE-SPR8 コンピュータにおける経済問題 [2]
- CE-SPR9 哲学的枠組み [選択]
- CE-SPR10 個人情報保護 [選択]
- CE-SPR11 内部統制 [選択]
- CE-SPR12 人材育成 [選択]
- CE-SPR13 環境問題 [選択]
- CE-SPR14 ハイテク製品の輸出入規制 [選択]
- CE-SPR15 各国のハイテク関連法規 [選択]

学生は、コンピュータ工学教育の背景を成す社会的な観点と職業専門人としての観点を身に付ける必要がある。技術的なトピックと併せて倫理上の課題を扱わなければ、技術的プロセスには倫理問題が存在しないと誤解されてしまう。したがって、技術的なテーマに沿って倫理上の課題を分析するような内容を、いくつかの科目に取り入れることが必要である。

倫理に関する内容は、概ねどの科目にも取り入れることができる。ソフトウェア工学、データベース、コンピュータネットワーク、データマイニング、ヒューマンコンピュータインタフェースなどの科目では、倫理問題を考慮しなければならないような状況が生まれやすい。例えば、眼の手術用レーザーの動作を制御するアプリケーションを作成するようなプログラミング課題では、職業上・倫理上の問題や社会的な影響を論じることができる。

コンピュータ技術者は、社会に対する自らの責任を自覚しなければならない。また、所属する組織における義務と、自分の職務によって影響を受ける人々（顧客やユーザなど）に対する責任との間で葛藤が生じる可能性についても、認識しておく必要がある。

CE-SPR0 歴史と概要 [コア]

最低履修時間：1 時間

トピックス：

- ・社会的な観点と職業専門人としての問題を学習する理由を示す。
- ・社会的な観点と職業専門人としての問題の領域への貢献や影響が認められる人物について説明する。
- ・コンピューティングの社会的側面，社会的責任と職業専門人としての責任，リスクとトレードオフ，知的財産権，プライバシー，倫理綱領，職業専門人としての行為などの重要なトピック領域を示す。
- ・合法的な行為と倫理的な行為を対照する。
- ・コンピュータ工学における倫理規範の重要性を説明する。
- ・コンピュータ技術者が職務を遂行するうえで，倫理的に矛盾する選択を迫られ

る状況に言及する。

- ・内部告発の意味と、それによりコンピュータ技術者が直面するジレンマを説明する。
- ・技術職に関連する職業意識を説明する。
- ・資格認定により職業専門人の健全性が保たれることを示す。
- ・リスクについて説明し、安全性と対照する。
- ・特許と著作権の違いを説明する。
- ・プライバシー問題がコンピュータ工学に及ぼす影響を説明する。
- ・社会的な観点と職業専門人としての問題に関連する補完的な教材を研究する。
- ・コンピュータ工学における社会的な観点と職業専門人としての問題の目的と役割を説明する。

学習の目標：

1. 社会的な観点と職業専門人としての問題に貢献した人物を数名挙げて、その功績を知識領域に関連付ける。
2. 倫理上の問題と法律上の問題を対照する。
3. 特許と著作権を対照する。
4. コンピュータ工学に従事する資格を認定する方法を確認する。
5. リスク問題と安全性問題を対照する問題について説明する。
6. プライバシーに対処するコンピュータ工学上の問題を確認する。
7. 内部告発と、それにより生じる倫理と職務の板挟み状況について説明する。
8. コンピュータ工学が社会的な観点と職業専門人としての問題を利用している状況を説明する。

CE-SPR1 公的ポリシー [コア]

最低履修時間：2 時間

トピックス：

- ・コンピューティングの社会的な影響の紹介
- ・ネットワークコミュニケーションの社会的意味
- ・インターネットの成長と制御、インターネットへのアクセス
- ・ジェンダー（性差）に関連する問題
- ・国際問題

学習の目標：

1. 特定の実装例の社会的状況を解釈する。
2. 特定の設計に組み込まれた仮定条件と価値観を特定する。
3. 経験から得られたデータを使用して特定の実装を評価する。
4. コンピュータが人間同士の対話を促進する場合と阻害する場合を示す。
5. コンピュータやネットワークの利用が制限されている国がある理由を説明する。

CE-SPR2 分析の方法およびツール [コア]

最低履修時間：2 時間

トピックス：

- ・倫理的な論証の実践と評価
- ・倫理的な選択肢の同定と評価
- ・設計の社会的状況の理解
- ・仮定と価値観の同定

学習の目標：

1. 論証を分析して、前提と結論を特定する。
2. 倫理上の論証における例、類推、反類推の使用方法を示す。
3. 論証における基本的な論理上の誤りの例を見つけ出す。
4. 問題における利害関係者とそれらに対する義務を特定する。
5. 技術的決定における倫理上のトレードオフを明らかにする。

CE-SPR3 社会的な観点と職業専門人としての問題 [コア]

最低履修時間：2 時間

トピックス：

- ・コミュニティの価値と法令
- ・職業意識の本質
- ・様々な形式による専門家の資格認定、その利点と欠点
- ・公共政策における専門家の役割
- ・工学における資格交付と業務の役割
- ・工学における資格交付と対照を成すもの
- ・結果に対する持続的注意
- ・倫理上の反対意見と内部告発
- ・倫理綱領、行動、実践（NSPE, IEEE, ACM, SE, AITP など）
- ・ハラスメントと差別への対応
- ・職場のコンピュータ環境における「許容される利用」規定

学習の目標：

1. 内部告発事件の進展段階を識別する。
2. 専門家綱領を職業意識の表現や意思決定の手引きとして見た場合の長所と短所を明示する。
3. 工学以外の職業における資格交付に対する賛成意見と反対意見を述べる。
4. ソフトウェアの開発中に発生する倫理上の問題を識別し、それに対する技術的、倫理的な対処法を決定する。
5. 強制措置を伴うコンピュータ利用方針を策定する。

CE-SPR4 リスクと責任 [コア]

最低履修時間：2 時間

トピックス：

- ・ソフトウェアリスクの歴史的な例（Therac-25 のケースなど）
- ・製品安全性と公的消費
- ・ソフトウェアの複雑さの影響
- ・リスクの評価と管理

学習の目標：

1. 正確性を保証する方法としてのテストの限界を説明する。
2. コンピュータシステム設計時における製品安全性の重要性を認識する。
3. 正確性、信頼性、安全性の違いを述べる。
4. エラーの統計的独立という無保証の仮定条件を認識する。
5. 既存コンポーネントを再利用する際の隠れた問題の可能性について論じる。

CE-SPR5 知的財産権 [コア]

最低履修時間：2 時間

トピックス：

- ・ 知的財産権の基礎
- ・ 著作権，特許権，企業秘密
- ・ ソフトウェア著作権侵害
- ・ ソフトウェア特許
- ・ 知的財産権に関する国際問題

学習の目標：

1. 特許権，著作権，企業秘密の保護の違いを明らかにする。
2. 国内法および国際法における著作権の法的背景について論じる。
3. 特許法および著作権法の国ごとの相違点を説明する。
4. ソフトウェア特許の歴史的な進展を概説する。

CE-SPR6 プライバシーと市民的自由 [コア]

最低履修時間：2 時間

トピックス：

- ・ プライバシー保護の倫理的，法律的根拠
- ・ 大規模データベースシステムにおけるプライバシーの影響
- ・ プライバシー保護の技術戦略
- ・ サイバースペースにおける表現の自由
- ・ 国家間や異文化間にもたらす影響

学習の目標：

1. 自国におけるプライバシー権と表現の自由の法的根拠を要約する。
2. これらの概念の国ごとの違いについて議論する。
3. コンピュータによるプライバシー侵害の脅威について述べる。
4. インターネットが表現の自由の保護に関する歴史的なバランスを変化させる可能性について説明する。

CE-SPR7 コンピュータ犯罪 [コア]

最低履修時間：1 時間

トピックス：

- ・ コンピュータ犯罪の歴史と事例
- ・ 「クラッキング」(ハッキング) とその効果
- ・ ウイルス，ワーム，トロイの木馬
- ・ 犯罪防止戦略

学習の目標：

1. ウイルスやサービス不能化攻撃の技術的な原理を概説する。
2. 「クラッカー」攻撃に対処する技術を列挙する。
3. 「クラッキング」の様々な方法と動機について論じる。
4. セキュリティとそれに関連するトレードオフに関する専門家の役割を識別する。

CE-SPR8 コンピュータにおける経済問題 [コア]

最低履修時間：2 時間

トピックス：

- ・製造，ハードウェア，ソフトウェア，エンジニアリングの影響を考慮に入れた作業原価の計算
- ・総費用に対する見積原価と実際原価
- ・資金調達におけるエンジニアリング経済の利用
- ・起業家精神：見込みと落とし穴
- ・独占とその経済的意味
- ・コンピュータ製品の品質に対する熟練労働者の需要と供給の影響
- ・コンピュータ分野における価格決定戦略
- ・コンピュータ資源へのアクセスの差異とそれによる効果

学習の目標：

1. 総作業原価の評価について説明する。
2. 起業のリスクを評価する。
3. 資金調達の検討時にエンジニアリング経済の原理を応用する。
4. 独占とその経済的な意味を要約する。
5. 労働力不足が情報技術産業にもたらす影響を論じる。
6. コンピュータアクセスの制約への対処法を提案し，その効果を論じる。

CE-SPR9 哲学的枠組み [選択]

トピックス：

- ・哲学的枠組み，特に功利主義と義務論的学説
- ・倫理的相対主義の問題
- ・歴史的な展望における科学倫理
- ・科学的アプローチと哲学的アプローチの差異

学習の目標：

1. 相対主義，功利主義，義務論的学説の基本概念を要約する。
2. 倫理学と職業倫理の違いを認識する。
3. 倫理的枠組みとしての「雇われエージェント」アプローチ，厳密な法律尊重主義，素朴利己主義および素朴相対主義の弱点を明らかにする。

CE-SPR10 個人情報保護 [選択]

トピックス：

- ・個人情報の定義
- ・個人情報保護の基本理念
- ・情報漏えい
- ・個人情報保護法

CE-SPR11 内部統制 [選択]

トピックス：

- ・遵法と監査、フィードバックプロセス
- ・リスク管理
- ・コスト管理
- ・サービス向上

CE-SPR12 人材育成 [選択]

トピックス：

- ・要求される能力と教育
- ・キャリアパス

CE-SPR13 環境問題 [選択]

トピックス：

- ・環境保護
- ・地球温暖化
- ・環境負荷
- ・サステイナビリティ

CE-SPR14 ハイテク製品の輸出入規制 [選択]

トピックス：

- ・外国為替法による輸出規制
- ・キャッチオールによる輸出規制

CE-SPR15 各国のハイテク関連法規 [選択]

トピックス：

- ・アメリカの輸出入規制
- ・中国の輸出入規制
- ・フランスの輸出入規制
- ・その他の国の輸出入規制

ソフトウェア工学(CE-SWE)ー 最低履修時間：16 時間

- CE-SWE0 歴史と概要 [1]
- CE-SWE1 ソフトウェアプロセス [2]
- CE-SWE2 ソフトウェアの要求と仕様 [2]
- CE-SWE3 ソフトウェアの設計 [2]
- CE-SWE4 ソフトウェアのテストと検証 [2]
- CE-SWE5 ソフトウェアの保守 [2]
- CE-SWE6 ソフトウェア開発・保守ツールと環境 [2]
- CE-SWE7 ソフトウェアプロジェクト管理 [3]
- CE-SWE8 ソフトウェアの構成管理 [選択]
- CE-SWE9 ソフトウェアの標準化 [選択]
- CE-SWE10 ソフトウェア開発のフォールトトレランス [選択]

ソフトウェア工学は、ユーザや顧客の要求を満足するソフトウェアシステムを、効果的かつ効率的に構築するための理論、知識、経験的知見の利用方法に関連する分野である。ソフトウェア工学は、大・中・小の規模を問わず、あらゆるシステムに応用可能であり、ソフトウェアシステムのライフサイクルの全フェーズを網羅する。ライフサイクルは、要件分析と仕様決定、設計、構築、テスト、運用とメンテナンスなどから成る。プログラム開発時には、ソフトウェア工学の概念や経験的知見が役立つため、ソフトウェア工学の基礎的な概念を、プログラミング入門やソフトウェア設計入門に導入することが求められている。

ソフトウェア工学は、工学的な手法、プロセス、技法、測定法を用いる。また、ソフトウェア開発管理、ソフトウェア製品の分析とモデリング、品質の評価と管理、ソフトウェアの進化と再利用の確実な実施のためのツールも利用する。ソフトウェア開発には、開発者が個人やチームとして参加するが、そこでは、与えられた開発環境に最適なツールや手法、アプローチを選択する必要がある。

CE-SWE0 歴史と概要 [コア]

最低履修時間：1 時間

トピックス：

- ・ソフトウェア工学を学習する理由を示す。
- ・ソフトウェア工学の領域への貢献や影響が認められる人物について説明する。
- ・ソフトウェアプロセス、要件、仕様、設計、テスト、検証、進化、プロジェクト管理などの重要なトピック領域を示す。
- ・ソフトウェア工学とコンピュータ工学を対照する。
- ・ソフトウェア工学のアプローチを使用するいくつかの例に言及する。
- ・ソフトウェアライフサイクルなどの正式なソフトウェアプロセスの存在を示す。
- ・ソフトウェアプロジェクトの進展に伴い、要件や仕様が若干変化することがあることを説明する。
- ・ソフトウェア設計時における言語選択の重要性を示す。
- ・ソフトウェアプロジェクトにおけるテストと検証の重要性について説明する。

- ・ソフトウェア工学に関連する補完的な教材を研究する。
- ・コンピュータ工学におけるソフトウェア工学の目的と役割を説明する。

学習の目標：

1. ソフトウェア工学に貢献した人物を数名挙げて、その功績を知識領域に関連付ける。
2. ソフトウェアプロセスの例を挙げる。
3. ソフトウェア工学とコンピュータ工学の違いを明らかにする。
4. ソフトウェアプロセスの構成要素を明らかにする。
5. ソフトウェア工学を使用する例をいくつか挙げる。
6. ソフトウェア開発時にテストと検証が重要な理由を挙げる。
7. ソフトウェア工学がコンピュータ工学を利用している状況を説明する。

CE-SWE1 ソフトウェアプロセス [コア]

最低履修時間：2 時間

トピックス：

- ・ソフトウェアライフサイクルおよびプロセスモデルを説明する。
- ・プロセス評価モデルを解説する。
- ・ソフトウェアプロセスの計測法を例示する。

学習の目標：

1. 様々なソフトウェア製品の開発および保守に最適なソフトウェア開発モデルを（理由を示して）選択する。
2. プロセス成熟度モデルの役割を説明する。

CE-SWE2 ソフトウェアの要求と仕様 [コア]

最低履修時間：2 時間

トピックス：

- ・要求獲得する方法を解説する。
- ・要求分析モデル化技法を説明する。
- ・機能および非機能要求の違いを明確にする。
- ・プロトタイピング、再利用の概要を説明する。
- ・形式仕様技法の基本概念を解説する。

学習の目標：

1. 要求獲得および分析の主要要素と共通手法を適用し、中規模ソフトウェアシステム用のソフトウェア要求仕様書を作成する。
2. 汎用非形式手法（構造化分析、オブジェクト指向分析など）を使用して、中規模ソフトウェアシステム向けの要求を（要求仕様書の形式で）モデル化して記述する。
3. 品質を判断する最良の方法によって、ソフトウェア要求書のレビューを行う。
4. 汎用的な形式仕様言語で記述されたソフトウェア要求仕様書を自然言語に変換する。

CE-SWE3 ソフトウェアの設計 [コア]

最低履修時間：2 時間

トピックス：

- ・基本的な設計の概念および原理を解説する。
- ・ソフトウェアアーキテクチャを例示し、説明する。
- ・構造化設計の概要を解説する。
- ・オブジェクト指向分析および設計を説明する。

- ・コンポーネントレベルの設計を解説する。
- ・再利用を考慮した設計技法を説明する。

学習の目標：

1. 主要な設計原理および概念に基づいて複数のソフトウェア設計の品質を評価する。
2. ソフトウェア要求仕様，汎用的なプログラム設計手法（例えば，構造化設計やオブジェクト指向設計）および設計表記法を用いて中規模ソフトウェア製品を設計し，それを記述する。
3. ガイドラインに従ってソフトウェア設計のレビューを行う。

CE-SWE4 ソフトウェアのテストと検証 [コア]

最低履修時間：2時間

トピックス：

- ・ソフトウェアの品質の概要を解説する。
- ・ソフトウェアの品質確保方式を説明する。
- ・妥当性検査（validation）を計画する。
- ・テストの基本事項（テスト計画立案，テストケース生成など）を解説する。
- ・ブラックボックスおよびホワイトボックステスト技術の違いを明確にする。
- ・単体テスト，統合テスト，妥当性確認テスト，システムテストの違いを明確にする。
- ・オブジェクト指向のテスト技法を解説する。
- ・インスペクションの実施方法を説明する。

学習の目標：

1. 中規模ソフトウェア製品に対して各種のテスト（単体，統合，システム，受入れ）を実施する。
2. チーム活動の一環として中規模コードセグメントの査閲を行う。
3. ソフトウェア妥当性検査においてツールが果たし得る役割を示す。
4. 品質の管理、計測、制御の実践的な方法を示す。

CE-SWE5 ソフトウェアの保守 [コア]

最低履修時間：2時間

トピックス：

- ・ソフトウェアの保守の様々な形態，関連領域，構成管理とバージョン管理の役割と性質を解説する。
- ・影響分析，回帰テスト，関連ソフトウェアのサポートを説明する。
- ・保全性の高いソフトウェアの特徴を例示する。
- ・ソフトウェア再利用において、長所と短所を解説する。
- ・リエンジニアリングを説明する。
- ・レガシーシステムの問題点を解説する。

学習の目標：

1. ソフトウェアの保守に関連する主要な問題を確認し，それらがソフトウェアライフサイクルに及ぼす影響を説明する。
2. 変更要求に従い，中規模製品をリエンジニアリングする計画を立案する。
3. ソフトウェア再利用の利点と欠点について論じる。
4. 様々な状況でソフトウェア再利用の機会を活用する。

CE-SWE6 ソフトウェア開発・保守ツールと環境 [コア]

最低履修時間：2 時間

トピックス：

- ・プログラミング環境を説明する。
- ・要求分析および設計モデリングツールを解説する。
- ・テストツールを例示する。
- ・構成管理ツールを例示する。
- ・データベースを利用したツール，その設計と開発を解説する。
- ・その他のツール（CASE ツールなど）を例示し、解説する。
- ・ツール統合機構を解説する。

学習の目標：

1. 一連のソフトウェア製品の開発支援に適したツールの組合せを選択し，その理由を示す。
2. 与えられた領域におけるソフトウェア開発に使用するツールの組合せ（例えば，管理，モデリング，テスト用）を分析して，評価する。
3. 中規模ソフトウェア製品の開発を支援するソフトウェアツール群を利用する能力を示す。

CE-SWE7 ソフトウェアプロジェクト管理 [コア]

最低履修時間：3 時間

トピックス：

- ・チーム管理：チームプロセス，チーム編成と意思決定，ソフトウェアチームにおける役割と責任，役割の識別と割当て，プロジェクト追跡，チーム問題解決を解説する。
- ・プロジェクト計画を説明する。
- ・ソフトウェアの計測および見積りの技法を例示する。
- ・リスク分析の方法を解説する。
- ・ソフトウェア品質保証の方法を解説する。
- ・ソフトウェア構成管理の方法を解説する。
- ・プロジェクト管理ツールを例示する。

学習の目標：

1. チームプロジェクトへの参加を通じて，チーム構成とチーム管理の主要な要素を明らかにする。
2. ソフトウェアプロジェクトに備えたプロジェクト計画を作成する。この計画には規模と工数の見積り，日程，資源配分，構成制御，変更管理，プロジェクトリスクの認識と管理を含める。
3. ソフトウェア製品の品質保証に使用する様々な手法と技術を比較対照する。

CE-SWE8 ソフトウェアの構成管理 [選択]

トピックス：

- ・システム管理
- ・ネットワーク管理
- ・バージョン管理
- ・構成管理のツール

学習の目標：

1. チームプロジェクトへの参加を通じて，システム管理、ネットワーク管理、バージ

ョン管理の問題点を明らかにする。

2. チームプロジェクトへの参加を通じて、システム管理、ネットワーク管理、バージョン管理の実現方法を体験する。

CE-SWE9 ソフトウェアの標準化 [選択]

トピックス：

- ・標準化の必要性
- ・世界の標準化団体（IEEE, ISO, ITU）
- ・標準化のプロセス
- ・標準化されたソフトウェアの実例

学習の目標：

1. 実際に標準となったソフトウェアの例を挙げ、ソフトウェアの標準化の重要性、制定プロセスを理解する。

CE-SWE10 ソフトウェア開発のフォールトトレランス [選択]

トピックス：

- ・ソフトウェア信頼性モデル
- ・ソフトウェアフォールトトレランスの実現方式：N バージョンプログラミング、回復ブロック、ロールバック、回復
- ・オペレーティングシステムとデータ構造におけるフォールトトレランス
- ・データベースと分散システムにおけるフォールトトレランス

学習の目標：

1. ソフトウェア障害とソフトウェア信頼性の概念を理解する。
2. ソフトウェア障害を検知して正しい結果の生成を可能にする各種の冗長性手法を理解する。
3. オペレーティングシステム、データベースシステムおよび分散システムで使用するソフトウェアのフォールトトレランスアプローチを理解する。

VLSI の設計および製造(CE-VLS) –最低履修時間：8 時間

- CE-VLS0 歴史と概要 [1]
- CE-VLS1 物質の電子特性[2]
- CE-VLS2 基本的インバータ構造の機能 [1]
- CE-VLS3 組合せ論理の構造 [1]
- CE-VLS4 順序論理の構造 [1]
- CE-VLS5 半導体メモリとアレイの構造 [2]
- CE-VLS6 チップ入出力回路 [選択]
- CE-VLS7 処理とレイアウト [選択]
- CE-VLS8 回路の特性決定と性能 [選択]
- CE-VLS9 代替回路の構造と低電力設計 [選択]
- CE-VLS10 セミカスタム設計の技術 [選択]
- CE-VLS11 ASIC 設計の手法 [選択]

コンピュータの開発や関連ハードウェアの実装に使用する集積回路の設計を行うためには、コアとなる履修内容の知識が必要になる。このコアには、物質の基本特性、インバータの構造、組合せ論理と順序論理の構造、メモリと論理アレイなどが含まれる。これはきわめて幅広い領域であるため、コア以外のトピックの選択によって、プログラムに様々なバリエーションが生まれる可能性がある。

CE-VLS0 歴史と概要 [コア]

最低履修時間：1 時間

トピックス：

- ・ VLSI と ASIC の設計を学習する理由を示す。
- ・ VLSI と ASIC の設計の領域への貢献や影響が認められる人物について説明する。
- ・ MOS トランジスタ、インバータ構造、回路性能、組合せ回路と順序回路、メモリ構造とアレイ構造、チップ入出力設計、専用集積回路（ASIC）などの重要なトピック領域を示す。
- ・ トランジスタについて説明し、半導体に関連付ける。
- ・ MOS トランジスタの特性を示す。
- ・ CMOS トランジスタについて説明し、MOS 技術と対照する。
- ・ ラッチやクロック分配といった順序論理回路について説明する。
- ・ メモリ設計の構造を説明する。
- ・ メモリ構造をアレイ構造と対照する。
- ・ SRAM および DRAM メモリ素子の利点を対照する。
- ・ 回路がチップになる転換点を説明する。
- ・ ASIC の例をいくつか挙げる。
- ・ VLSI と ASIC の設計に関連する補完的な教材を研究する。
- ・ コンピュータ工学における VLSI と ASIC の設計の目的と役割を説明する。

学習の目標：

1. VLSI と ASIC の設計に貢献した人物を数名挙げて、その功績を知識領域に関連付ける。

2. 半導体の定義を述べる。
3. MOS トランジスタと CMOS トランジスタの違いを説明する。
4. 順序回路の定義を述べる。
5. VLSI 回路に関連するメモリ素子を確認する。
6. チップの意味を定義する。
7. ASIC チップ設計の例を挙げる。
8. コンピュータ工学が VLSI と ASIC の設計を利用している状況を説明する。

CE-VLS1 物質の電子特性 [コア]

最低履修時間：2 時間

トピックス：

- ・ 固体物質
- ・ 電子工学と空孔
- ・ ドーピング，アクセプタ，ドナー
- ・ p 型と n 型の物質
- ・ 電気伝導率と抵抗率
- ・ ドリフト，拡散電流，移動度，拡散率

学習の目標：

1. 真性半導体およびドープ半導体の素材の導電機構と I-V 特性を理解する。
2. 逆および正バイアス PN 接合の振る舞いと I-V 特性を理解する。
3. PMOS および NMOS 電界効果トランジスタ (FET) の機能を理解する。
4. デバイス方程式を使用してその機能をモデル化する手法を示す。
5. サブミクロン級の素子サイズが MOSFET 機能に及ぼす影響を理解する。
6. トランジスタ自体内の寄生抵抗および寄生キャパシタンスの発生源と効果を理解する。

CE-VLS2 基本的インバータ構造の機能 [コア]

最低履修時間：1 時間

トピックス：

- ・ CMOS インバータの接続性，レイアウト，基本機能
- ・ CMOS インバータの電圧伝達特性 (VTC)
- ・ スイッチング閾値 V_{OH} , V_{OL} , V_{IH} , V_{IL} の CMOS VTC および雑音余裕の解析
- ・ インバータ構成変更が CMOS VTC に及ぼす影響
- ・ バイポーラ ECL インバータの接続性と基本機能 (任意)
- ・ バイポーラ TTL インバータの接続性と基本機能 (任意)

学習の目標：

1. CMOS インバータの基本機能を理解する。
2. CMOS インバータの VTC を PMOS および NMOS に特有な I_D および V_{DS} 曲線ファミリーから導く仕組みを理解する。
3. VTC を解析してスイッチング閾値 V_{OH} , V_{OL} , V_{IH} , V_{IL} と雑音余裕を決定する。
4. インバータが雑音環境で動作する能力とこれらの量の関連性を理解する。
5. インバータや内部の MOSFET の構成変更による VTC やインバータ動作の変化を理解する。
6. バイポーラ論理ゲートの機能を理解する。(任意)

CE-VLS3 組合せ論理の構造 [コア]

最低履修時間：1 時間

トピックス：

- ・ 基本的な CMOS ゲート設計
- ・ 組合せ論理構造のレイアウト技法
- ・ 複雑な CMOS 論理素子に使用するトランジスタサイズの決定
- ・ トランスミッションゲート
- ・ アーキテクチャの構成要素（マルチプレクサ，デコーダ，加算器，カウンタ，乗算器）

学習の目標：

1. CMOS 論理ゲートの回路設計を行う手法を理解する。
2. CMOS 論理回路のレイアウト最適化に使用する技法（オイラー経路，ステック図など）を理解する。
3. CMOS 論理ゲートの各トランジスタサイズを決定する方法を理解する。
4. CMOS トランスミッションゲートの機能を理解する。
5. 複数の論理関数（乗算器，トランスミッションゲートベースの XOR ゲートなど）でこれらのゲートを使用する方法を示す。
6. 上記の重要なアーキテクチャ構成要素の機能を理解する。
7. これらの構成要素を CMOS 実装用に最適化する方法を示す。

CE-VLS4 順序論理の構造 [コア]

最低履修時間：1 時間

トピックス：

- ・ CMOS 論理における記憶機構
- ・ 動的ラッチ回路
- ・ 静的ラッチ回路とフリップフロップ回路
- ・ 順序回路の設計
- ・ 単相クロックと多相クロック
- ・ クロック分配，クロックスキュー

学習の目標：

1. 電荷蓄積（キャパシタンス）を使用してフィードバックを行い，CMOS 論理に値を記憶する方法を理解する。
2. CMOS の動的ラッチの回路設計，機能，利点と欠点を理解する。
3. CMOS の静的ラッチとフリップフロップ回路（エッジトリガ型を含む）の設計，機能，利点と欠点を理解する。
4. 静的フリップフロップ回路の双安定性と準安定性の概念を理解する。
5. 状態機械とデータ経路の設計におけるラッチとフリップフロップ回路の利用状況を理解する。
6. 単相クロック（レベル感応型とエッジトリガ型の両方）の機能および利点と欠点を理解する。
7. 多相（2 相）クロックの機能および利点と欠点を理解する。
8. クロックスキューに起因する問題と，クロック分配スキーム（PLL など）による解決方法を理解する。

CE-VLS5 半導体メモリとアレイの構造 [コア]

最低履修時間：2 時間

トピックス：

- ・ラッチ
- ・フリップフロップ回路
- ・動的読み書きメモリ (DRAM) 回路
- ・静的読み書きメモリ (SRAM) 回路
- ・メモリシステムの構成
- ・読出し専用メモリ (ROM) 回路
- ・EPROM, EEPROM, フラッシュメモリ回路
- ・プログラマブル論理アレイ (PLA) 回路
- ・FPGA と関連素子
- ・センス増幅器

学習の目標：

1. メモリシステムの構成方法を理解し、1 次元ワードアレイのような単純構成を避けるべき理由を理解する。
2. ROM 構成に適用可能な回路レベルの実装を理解する。
3. 不揮発性 ROM 素子に使用する専用トランジスタのレイアウトと機能を理解し、その特性が回路レベルの ROM の実装に及ぼす影響を理解する。
4. SRAM の実装に使用するセルの機能とレイアウトを理解する。
5. SRAM の一般的な構成と、周辺回路コンポーネント (センス増幅器, デコーダ, アドレス変換検出器など) の構成と機能を理解する。
6. 一般的な 3 トランジスタおよび 1 トランジスタ DRAM セルの機能とその表現方法を理解する。
7. DRAM の一般的な構成とアクセス方法を理解し、周辺回路コンポーネント (センス増幅器, デコーダなど) の構成と機能を理解する。
8. PLA の機能, CMOS への実装方法, PLA への論理関数のマッピング方法を理解する。

CE-VLS6 チップ入出力回路 [選択]

トピックス：

- ・汎用入出力パッドの問題
- ・ボンディングパッド
- ・ESD 保護回路
- ・入力パッド, 出力パッド, 双方向パッド, アナログパッド
- ・VDD および VSS パッド

学習の目標：

1. 入出力回路の独自の機能と、汎用的な回路レベルの実装を理解する。
2. 信号入出力パッドの機能と、汎用的なトランジスタレベルの実装を理解する。
3. コアおよびパッドフレーム向けの VDD および VSS パッドの機能と、汎用的なトランジスタレベルの実装を理解する。

CE-VLS7 処理とレイアウト [選択]

トピックス：

- ・シリコンウェーハ上の SiO₂ パターン形成加工ステップ
- ・CMOS 加工技術ステップとその結果

- ・レイアウト設計規則とその目的
- ・拡張可能な（ラムダベースの）設計規則
- ・設計規則の確認

学習の目標：

1. フォトリソグラフィの基本ステップ，限界，最小線幅と素子サイズの決定プロセスを理解する。
2. CMOS 素子の加工ステップと各ステップの成果物を理解する。
3. シリコン加工に起因する物理的欠陥と，設計規則によりその影響を最小化する仕組みを理解する。
4. 一般的な設計規則が指定する間隔と最小素子サイズを理解する。
5. ラムダベースの拡張可能な設計規則の利点とトレードオフを理解する。
6. 設計規則を確認するプロセスとツールを理解する。

CE-VLS8 回路の特性決定と性能 [選択]

トピックス：

- ・スイッチング特性（立上り時間，立下り時間，ゲート遅延）
- ・電力損失
- ・抵抗とキャパシタンスの見積り
- ・CMOS トランジスタのサイズ決定
- ・導線のサイズ決定

学習の目標：

1. CMOS 論理における伝搬遅延と電力損失の基本的な原因を理解する。
2. CMOS 集積回路の各層の寄生抵抗とキャパシタンスを見積る技法を理解する。
3. CMOS 論理のトランジスタ幅を変更（および最適化）した場合の影響を理解する。
4. CMOS 集積回路の導線幅を変更（および最適化）した場合の影響を理解する。

CE-VLS9 代替回路の構造と低電力設計 [選択]

トピックス：

- ・NMOS
- ・疑似 NMOS
- ・ドミノ CMOS
- ・CVSL
- ・低電力設計

学習の目標：

1. CMOS を除く MOSFET ベースの論理ファミリーの実装方法を理解する。
2. これらの論理ファミリーの利点と欠点を理解する。
3. 動的および静的な漏れ電力の発生原因を理解する。
4. 低電力向け CMOS 回路の設計方法を理解する。

CE-VLS10 セミカスタム設計の技術 [選択]

トピックス：

- ・フルカスタム設計の方法論
- ・標準セルの方法論
- ・ゲートアレイ技術
- ・構造化 ASIC

- ・プログラマブル論理技術
- ・FPGA
- ・商品化までのリードタイムと設計の経済学

学習の目標：

1. 単一の集積回路に機能を実装する際に利用可能な設計技術，方法論，実装技術を理解する。
2. 各技法の利点と欠点を理解する。
3. プロジェクトに使用する技術を選択する手順を示す。

CE-VLS11 ASIC 設計の手法 [選択]

トピックス：

- ・ASIC の設計フロー（カスタム，セミカスタム）
- ・設計階層
- ・コンピュータ援用設計（CAD）：設計のモデル化と取得（回路図，HDL），設計の検証（形式的分析，シミュレーション，タイミング解析），自動化合成，レイアウト，フロアプランニング，位置と経路，バックアノテーション
- ・プログラマブル論理素子とプログラマブルゲートアレイを使用したセミカスタム設計
- ・システムオンチップ（SOC）設計と知的財産（IP）コア
- ・テスト，試験性を確保した設計
- ・検証

学習の目標：

1. デジタルシステムを専用集積回路（ASIC）に実装する際の詳細な設計問題を理解する。
2. ASIC 設計プロセスの一部を自動化する際に利用可能なコンピュータ援用設計（CAD）ツールの機能，能力，欠点を理解する。
3. 現実世界の複雑な設計を ASIC に実装して量産環境に投入する際に不可避な問題を理解する。
4. テスト生成の基本原則と試験性を確保した設計の基本原則を理解する。
5. テストと検証の違いを理解する。